

(19) Japanese Patent Office (JP)

(12) Japanese Unexamined Patent Publication (A)

(11) Publication No. of patent application

Japanese Unexamined Patent No. Hei-8-153854

(43) Laid-open on: June 11, 1996

(51)

Int.Cl. ⁶	Identification No.	Domestic file No.	FI	Art indication point
H01L 27/04				
21/822				
C01G 29/00			H01L 27/04	C

Examination request: Not requested

Number of claims: 3 OL (13 pages in all)

(21) Application No. Japanese Patent Application No. Hei-7-5772

(22) Filed on: January 18, 1995

(31) Priority request No. Japanese Patent Application No.
Hei-6-235092

(32) Date of priority: September 29, 1994

(33) Country where priority is requested: Japan (JP)

(71) Applicant: 000000376

Olympus Optical Co., Ltd

43-2, Hatagaya 2-Chome, Shibuya-Ku, Tokyo

(71) Applicant: 590006468

SYMETRIX CORPORATION

5055 Mark Doubling Blvd No. 100

Colorado Springs

CO 80918 USA

(74) Patent attorney: Takehiko SUZUE

(72) Inventor: Hitoshi WATANABE

c/o Olympus Optical Co., Ltd

43-2, Hatagaya 2-Chome, Shibuya-Ku, Tokyo

(72) Inventor: Hiroyuki YUMORI

c/o Olympus Optical Co., Ltd

43-2, Hatagaya 2-Chome, Shibuya-Ku, Tokyo

(72) Inventor: Takashi MIHARA

c/o Olympus Optical Co., Ltd

43-2, Hatagaya 2-Chome, Shibuya-Ku, Tokyo

(72) Inventor: Takehiro TAKAHASHI

c/o Olympus Optical Co., Ltd

43-2, Hatagaya 2-Chome, Shibuya-Ku, Tokyo

(72) Inventor: Kaoru TADOKORO

c/o Olympus Optical Co., Ltd

43-2, Hatagaya 2-Chome, Shibuya-Ku, Tokyo

[TITLE OF THE INVENTION] Method for fabricating ferroelectric thin film capacitors

[ABSTRACT]

[OBJECT] A primary object of the present invention is to improve withstand voltage characteristics and form thin films applicable to practical devices.

[CONSTITUTION] A method for fabricating a ferroelectric thin film capacitor, the method comprising steps of forming on a substrate a lower electrode layer made with an electrically conductive metal thin film or an oxide thin film, forming on the lower electrode layer a thin film mainly constituted with a mixture of precursors comprising a plurality of metal organic compounds corresponding to constituent elements of an intended ferroelectric material, heating and oxidizing the thin film to form a metal oxide thin film, giving rapid thermal annealing at least once to the thus formed ferroelectric thin film, forming on the ferroelectric thin film an upper electrode layer made with an electrically conductive metal thin film or an oxide thin film, etching the upper electrode layer, the ferroelectric thin film, the lower electrode layer and others to a required configuration to provide a capacitor structure, to which heat treatment is again given, wherein the temperature at which the rapid thermal annealing is conducted is higher than the temperature at which an intended ferroelectric material is crystallized.

[WHAT IS CLAIMED IS]

[Claim 1] A method for fabricating a ferroelectric thin film capacitor, the method comprising the following:

a step of forming on a semiconductor substrate a lower electrode layer made with an electrically conductive metal thin film or an oxide thin film,

a step of forming on the lower electrode layer a thin film mainly constituted with a mixture of precursors comprising a plurality of metal organic compounds corresponding to constituent elements of an intended ferroelectric material,

a step of heating and oxidizing the thin film to form a metal oxide thin film,

a step of giving rapid thermal annealing at least once to the thus formed ferroelectric thin film,

a step of forming on the ferroelectric thin film an upper electrode layer made with an electrically conductive metal thin film or an oxide thin film, and

a step of etching the upper electrode layer, the ferroelectric thin film, the lower electrode layer and others to a required configuration to provide a capacitor structure, to which heat treatment is again given, wherein the temperature at which the rapid thermal annealing is conducted is higher than the temperature at which an intended ferroelectric material is crystallized

[Claim 2] The method for fabricating a ferroelectric thin film

capacitor according to Claim 1 wherein the ferroelectric thin film is a bismuth-layered compound expressed by general formula (1).



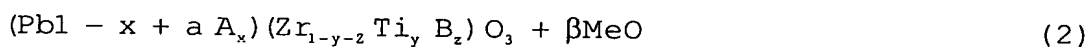
wherein

A is a combination of one or a plurality of elements selected from Bi, Pb, Ba, Sr, Ca, Na, K, and Cd at any given ratio,

B is a combination of one or a plurality of elements selected from Ti, Nb, Ta, W, Mo, Fe, Co, and Cr, at any given ratio, and

m is a natural number of 1 to 5.

[Claim 3] The method for fabricating a ferroelectric thin film capacitor according to Claim 1 wherein the ferroelectric thin film is PZT expressed by the general formula (2) or its modified form.



wherein

a = 0 to 0.2,

A is a combination of one or a plurality of elements selected from Ca, Sr, Ba, Th, La, Y, Sm, Dy, Ce, Bi and Sb at any given ratio,

x = 0 to 0.3,

y = 0 to 0.9,

B is a combination of one or a plurality of elements selected from Hf, Sn, Nb, Ta, W and Mo at any given ratio,

$z = 0$ to 0.3 ,

$\beta = 0$ to 0.05 , and

Me is a combination of one or a plurality of elements selected from La, Y, Sm, Dy, Ce, Bi, Sb, Nb, Ta, W, Mo, Cr, Co, Ni, Fe, Cu, Si, Ge, U, and Sc at any given ratio.

[DETAILED DESCRIPTION OF THE INVENTION]

[0001]

[Industrial Field of the Invention] The present invention related to a method for fabricating an oxide ferroelectric thin film capacitor to be used in electronic devices such as non-volatile semiconductor memories, piezoelectric/pyroelectric sensors, transducers and actuators by utilizing remanent polarization characteristics of ferroelectric thin films, and relates to a method for fabricating a ferroelectric thin film capacitor particularly excellent in withstand voltage characteristics.

[0002]

[Prior Arts] Ferroelectric materials have found many industrial applications due to their unique electric properties. For example, they have been used as piezoelectric filters and ultrasonic transducers due to the piezoelectricity, infrared sensors and pyroelectric vidicon due to the pyroelectricity, or light modulation devices and optical shutters due to the electro-optic effects, finding many other applications. In addition, electronic devices using thin films of these materials

have been invented and energetically evaluated for making these films thin. In particular, non-volatile memory devices equipped with a ferroelectric thin film capacitor utilizing the stability of remanent polarization have caught the greatest attention in light of the recent competition for providing a high-density and highly-integrated memory capacity.

[0003] Representative materials to be researched competitively in these multiple applications include a series of lead-containing complex oxide ferroelectric materials such as PZT (lead zirconium titanate), PLZT (lead lanthanum zirconate titanate) and have been studied for practical applications by many researchers over many years.

[0004] Other promising ferroelectric materials also include the thin film of bismuth-layered perovskite-type oxide ferroelectric material disclosed in the US Patent Application No. 965190 (filed October 23, 1992) and USP No. 981133 (filed November 24, 1992) which was indicated by the inventors of the invention. As compared with conventional thin films made with PZT, PLZT or others, this material is excellent in fatigue characteristics of polarization inversion (a phenomenon of a gradual reduction in polarization quantity due to decreased ability to invert polarization through repeated polarization inversion), and expected to find applications such as non-volatile memory devices and other electronic and optical devices due to the advantage.

[0005] Bismuth-layered perovskite-type oxide ferroelectric materials (hereinafter referred to as bismuth-layered compounds) have the composition expressed by the following general formula (1), made of a perovskite-like crystalline structure having a common peak inside the unit crystalline lattice, provided with a layered structure of repeating units, each constituted with two regions, namely a region of developing ferroelectric properties (some are of non-ferroelectric properties) and the other non-ferroelectric region constituted with oxidized bismuth adjacent thereto, and having a unit lattice which is extremely long in the C axial direction.

[0006]



wherein

A is a combination of one or a plurality of elements selected from Bi, Pb, Ba, Sr, Ca, Na, K, and Cd at any given ratio.

[0007]

B is a combination of one or a plurality of elements selected from Ti, Nb, Ta, W, Mo, Fe, Co and Cr at any given ratio, and m is a natural number of 1 to 5.

Of the bismuth-layered compounds, those having ferroelectric properties that can be used in practical devices include $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ (bismuth titanate), $\text{SrBi}_4\text{Ti}_4\text{O}_{15}$ (strontium bismuth titanate), $\text{SrBi}_2\text{Ta}_2\text{O}_9$ (strontium bismuth tantalate) and $\text{SrBi}_2\text{Nb}_2\text{O}_9$ (strontium bismuth niobate). Solid-solution thin films made

by combination of two or more types of these materials, for example, $\text{SrBi}_2\text{Nb}_1\text{Ta}_1\text{O}_9$, are also known to exhibit excellent ferroelectric properties.

[0008] General thin-film forming methods, namely, a vacuum film-forming method represented by sputtering, Sol-Gel processing method, solution applying method represented by metal organic decomposition method (MOD method), chemical vapor-decomposition method (CVD method) or mist deposition (a method similar to the CVD method by which solution-state raw materials are changed into fine fog drops and allowed to deposit on a substrate) are used to form on a substrate a thin film made with these lead-containing complex oxide ferroelectric materials or bismuth-layered compounds.

[0009] In vacuum film-forming methods such as sputtering, a substrate is usually heated to allow crystallization to proceed to some extent on the substrate and also to prevent the accumulation of internal stress, thereby improving adhesiveness with the substrate. However, there is a problem that oxides such as bismuth contained in the above-described compositions of bismuth-layered compounds or lead in lead-containing complex oxide ferroelectric materials are extremely great in saturated steam pressure, as compared with other metal elements or oxides and will vaporize more easily in a high vacuum, thereby providing thin-film compositions largely different from those of a target material or vaporization

source. These methods have not been established for reproducibility or controllability as well.

[0010] Sol-Gel processing method and MOP method are, therefore, effective in elaborately controlling a thin film of compounds having the complicated compositions such as those of ternary compounds or quaternary compounds and providing them in a large area at ordinary temperature and at ordinary pressure, and mist deposition method is effective in the second place in which a bulk solution commonly used in the methods can be also used. The inventor, et al., made a US Patent application for the step for making a thin film of bismuth-layered compounds by the MOD method (US Patent Application No. 65656 (May 21, 1992)).

[0011] Sol-Gel processing method or MOD method is employed to dry a coated film consisting of a mixture of precursors of metal organic compounds, and preliminary burning by rapid thermal annealing is conducted to promote the crystallization reaction at the subsequent annealing, thus making it possible to form a crystallization film stable in compositions and also fabricating a thin film capacitor excellent in electrical characteristics. However, the inventor, et al., conducted more studies to find that the conventional methods could exhibit a favorable reproducibility in the absolute value of remanent polarization and saturation characteristics of a hysteresis curve, together with fatigue resistant characteristics, but the thus formed thin film was low in withstand voltage

characteristics, a thin film of PZT showed an increased leak current at 5V to 10V and some of the bismuth-layered compounds caused dielectric breakdown even at a low direct-current voltage of 2V to 3V.

[0012] When a ferroelectric thin film capacitor is put into practical use, for example, for application to a semiconductor device, such a thin film is necessary that can maintain insulation at least at a 5V applied voltage and low in leak current. The thin films made with lead-containing complex oxide ferroelectric materials or bismuth-layered compounds were required for an immediate improvement in the withstand pressure characteristics.

[0013]

[Problems to be Solved by the Invention] The invention was made, with these problems taken into account. Thus, an object of the invention is to provide a method for fabricating a ferroelectric thin film capacitor capable of improving the withstand voltage characteristics of thin films made with lead-containing complex oxide ferroelectric materials or bismuth-layered compounds by conventional methods and forming thin films of said compounds applicable to practical devices.

[0014]

[Means to Solve the Problem] In order for a thin film of the invention to find applications in practical devices, thin films made with lead-containing complex oxide ferroelectric

materials or bismuth-layered compounds were improved for the withstand voltage characteristics, metal oxide thin films obtained by heating and oxidation of thin films made with precursors of metal organic compounds are subjected to preliminary burning for an extremely short time at a higher temperature than that performed by the conventional methods, more particularly, at a temperature higher than the crystallization temperature of an intended lead-containing complex oxide ferroelectric material or bismuth-layered compound ferroelectric material, and then to calcination for a relatively longer period at a temperature higher than said crystallization temperature, thereby solving the problem.

[0015] A detailed explanation will be made hereinafter about a method for fabricating the ferroelectric thin film capacitor of the invention. This invention relates to a method for fabricating a ferroelectric thin film capacitor, the method comprising the following:

a step of forming on a semiconductor substrate a lower electrode layer made with an electrically conductive metal thin film or an oxide thin film,

a step of forming on the lower electrode layer a thin film mainly constituted with a mixture of precursors comprising a plurality of metal organic compounds corresponding to constituent elements of an intended ferroelectric material,

a step of heating and oxidizing said thin film to form a metal

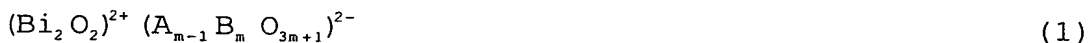
oxide thin film,

a step of giving rapid thermal annealing at least once to the thus formed ferroelectric thin film,

a step of forming on said ferroelectric thin film an upper electrode layer made with an electrically conductive metal thin film or an oxide thin film, and

a step of etching the upper electrode layer, the ferroelectric thin film, the lower electrode layer and others to a required configuration to provide a capacitor structure, to which heat treatment is again given, wherein the temperature at which rapid thermal annealing is conducted is higher than the temperature at which an intended ferroelectric material is crystallized.

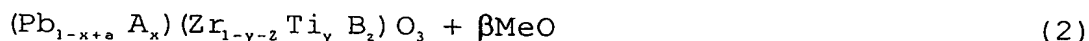
[0016] In the invention, said ferroelectric thin film is a bismuth-layered compound expressed by the general formula (1).



A is a combination of one or a plurality of elements selected from Bi, Pb, Ba, Sr, Ca, Na, K, and Cd at any given ratio.

[0017] B is a combination of one or a plurality of elements selected from Ti, Nb, Ta, W, Mo, Fe, Co and Cr at any given ratio, and m is a natural number of 1 to 5.

[0018] In the invention, said ferroelectric thin film is PZT expressed by the general formula (2) or its modified form.



wherein

a = 0 to 0.2,

A is a combination of one or a plurality of elements selected from Ca, Sr, Ba, Th, La, Y, Sm, Dy, Ce, Bi and Sb at any given ratio.

[0019] $x = 0$ to 0.3 ,

$y = 0$ to 0.9 ,

B is a combination of one or a plurality of elements selected from Hf, Sn, Nb, Ta, W and Mo at any given ratio.

[0020] $z = 0$ to 0.3 ,

$\beta = 0$ to 0.05 ,

Me is a combination of one or a plurality of elements selected from La, Y, Sm, Dy, Ce, Bi, Sb, Nb, Ta, W, Mo, Cr, Co, Ni, Fe, Cu, Si, Ge, U and Sc at any given ratio.

[0021]

[Action] In the invention, organic residues separated or dissociated from metal atoms remain substantially in the metal oxide thin film of the lower electrode formed through thermal decomposition of metal organic compounds, giving as a whole an amorphous state completely free of crystalline structures. Rapid thermal annealing is given thereto at least once at a temperature higher than that at which an intended ferroelectric material is crystallized, thereby forming a ferroelectric thin film. At an initial stage of this process, fine crystal nuclei of intended oxide ferroelectric materials are allowed to grow innumeraably in said metal oxide thin film. It is considered that the thin film is heated at once to the crystallization

temperature or higher in association with a rapid change in the temperature, by which mechanical tensile force, sheering stress, thermal distortion and concentration take place to result in crystal nucleation and instantly provide an innumerable number of nuclei.

[0022] Conditions under which rapid thermal annealing is conducted (temperature elevation rate, treatment temperature and retention time) can be appropriately selected to control the production density of crystal nuclei and facilitate the crystal growth according to the retention time. Increase in the density of the crystal nuclei to be grown can make the distance between grains short in proportion to the density, facilitating an effective and uniform crystallization reaction, allowing grains to fuse together at the same time, thereby forming for a short time an elaborate ferroelectric thin film which is uniform in grain size.

[0023] A thin film capacitor made with a thin film of lead-containing complex oxide ferroelectric materials or bismuth-layered compounds formed through the film forming process of the invention is low in defective layers on the surface of individual crystal grains and provided with an elaborate film structure in which the non-ferroelectric phase dispersed in a grain boundary layer is reduced to a minimum extent, thereby exhibiting remarkably excellent withstand voltage properties.

[0024] In addition, since rapid thermal annealing can effect

crystallization in a very short time, compounds of bismuth oxide and lead oxide, which will tend to vaporize and render short, are incorporated into the crystalline lattice and will not be removed on heating and calcination, by which the compositions can be controlled easily to form a uniform thin film that is lower in defect density both on the surface and inside of the thin film.

[0025] In the invention, the ferroelectric thin film is a bismuth-layered compound expressed by the formula (1). Therefore, the bismuth-layered compound ferroelectric material of the invention has a layered crystalline structure comprising repeating units regularly overlapped with a two-dimensional bismuth oxide layer and a ferroelectric perovskite structure. In most cases, bismuth-layered compounds are more highly resistant in fatigue related to polarization inversion than lead-containing complex oxides.

[0026] A ferroelectric thin film capacitor excellent in fatigue characteristics of polarization inversion and also high in withstand voltage properties can be fabricated with a film of bismuth-layered compounds formed by the film-forming process of the invention.

[0027] In the invention, the ferroelectric thin film is PZT expressed by the formula (2) or its modified form. Therefore, PZT-based ferroelectric materials of this invention are high in polarization performance and can provide a large electric

current even when the capacitor is made small in area, and effectively used in fabricating a memory capacity that is high in density and small in cell area.

[0028] A ferroelectric thin film capacitor excellent in fatigue characteristics of polarization inversion and also high in withstand voltage properties can be fabricated with a thin film of lead-containing complex oxide ferroelectric materials formed by the film-forming process of the invention.

[0029]

[Embodiments]

(Comparative Example 1) A thin film of $\text{SrBi}_2\text{Ta}_2\text{O}_9$ was formed by the conventional method to fabricate a capacitor, which was denoted as Comparative Example 1.

[0030] Xylene solution of 2-ethylhexyl hexanoate of each Sr, Bi or Ta was used as a precursor solution to add Bi at an excessive quantity of 10% in relation to stoichiometric ratio. A film was formed on a silicone substrate equipped with a 200nm-thick platinum electrode at the coating concentration of 0.15M and at the overshooting speed of 2000rpm. After the coated film was dried at 250°C for 5 minutes, a lamp annealer was used to heat the film up to 725°C at a temperature elevation rate of 125°C/second and conduct baking by rapidly elevating the temperature for 30 seconds in an oxygen atmosphere. Steps of coating, film formation and baking were repeated three times to obtain a multilayer film, which was annealed at 800°C for

60 minutes in an oxygen atmosphere (primary annealing). Consequently, the steps provided a thin film of $\text{SrBi}_2\text{Ta}_2\text{O}_9$ with a film thickness of 240nm. A 200nm-thick upper platinum electrode was sputtered to form a film on the ferroelectric thin film, and an ion mill was used to effect etching, thereby fabricating a capacitor. An area of the capacitor was $100\mu\text{m} \times 100\mu\text{m}$ ($= 10000\mu\text{m}^2$). At the last stage, a secondary annealing was given to the entire substrate at 800°C for 30 minutes in an oxygen atmosphere.

[0031] The same solution as used in the above Comparative Example 1 was used to prepare the following Embodiment. Process parameters not described in particular were the same as those used in Comparative Example 1.

(Embodiment 1) Rapid thermal annealing was conducted at the temperature elevation rate of $125^\circ\text{C}/\text{second}$ at the retention temperature of 800°C and for the retention time of 30 seconds to prepare a 3-layered film with a film thickness of 240nm. Thereafter, a 200nm-thick upper platinum electrode was sputtered to form a film on the ferroelectric thin film, and an ion mill was used to effect etching, thereby preparing a capacitor, with no primary annealing conducted. At the last stage, a secondary annealing was given to the entire substrate at 800°C for 30 minutes in an oxygen atmosphere, which was denoted as Embodiment 1.

[0032] (Embodiment 2) Rapid thermal annealing was conducted

at the temperature elevation rate of 125°C/second at the retention temperature of 800°C and for the retention time of 30 seconds to prepare a 3-layered film with a film thickness of 240nm, which was subjected to primary annealing at 400°C for 60 minutes in oxygen atmosphere. Other steps were conducted under the same conditions as in Comparative Example 1 to fabricate a thin film capacitor, and at the last stage a secondary annealing was given to the entire substrate at 800°C for 30 minutes in an oxygen atmosphere.

[0033] (Embodiment 3) Rapid thermal annealing was conducted at the temperature elevation rate of 125°C/second at the retention temperature of 800°C and for the retention time of 30 seconds to prepare a 3-layered film with a film thickness of 240nm, which was annealed at 800°C for 60 minutes in an oxygen atmosphere. Other steps were conducted under the same conditions as in the other embodiments to fabricate a thin film capacitor. At the last stage, a secondary annealing was given to the entire substrate at 800°C for 30 minutes in an oxygen atmosphere, which was denoted as Embodiment 3.

[0034] (Embodiment 4) Rapid thermal annealing was conducted at the temperature elevation rate of 125°C/second at the retention temperature of 850°C and for the retention time of 30 seconds to prepare a 3-layered film. Other steps were conducted under the same conditions as in Embodiment 3 to fabricate a thin film capacitor, which was denoted as Embodiment

4.

[0035] FIG. 1 shows the hysteresis curves obtained from Comparative Example 1 and Embodiments 1 through 4. Measurement was made by using an ordinary sawyer tower circuit, sine wave was applied at ± 2 , ± 4 , ± 6 , ± 8 and ± 10 V, and the hysteresis curves were superimposed and indicated in relation to individual input voltages observed by the oscilloscope.

[0036] FIG. 2 through FIG. 6 show the current-voltage curves (I-V curves) obtained from Comparative Example 1 and Embodiments 1 through 4. A semiconductor parameter analyzer (trade name: hp-4145) (Hewlett Packard) was used to measure the current value between the upper and lower electrodes.

[0037] Comparison of the hysteresis curves in FIG. 1 revealed that Embodiments 1 and 2 were smaller in remanent polarization of 2Pr than the other embodiments, while Comparative Example 1 and Embodiments 3 and 4 were similar in remanent polarization and all of them were excellent in saturation characteristics.

[0038] FIG. 2 through FIG. 6 showed I-V characteristics, showing an amount of the current running through a ferroelectric thin film in relation to a certain applied voltage. In Comparative Example 1, the current was stable and on the order of 10^{-5} (A/cm²) at a voltage up to 7V, but spike-like leak current was observed at voltages exceeding 7V and dielectric breakdown finally took place at the applied voltage of 18V. In contrast, in Embodiments 1 and 2, the leak current does not increase up to the voltage

of 10V, in Embodiment 3, the current was stable up to 20V, and in Embodiment 4, the current showed stable I-V characteristics up to the voltage of 25V, without any breakage. To be more specific, rapid thermal annealing at temperatures exceeding 800°C makes it possible to fabricate a ferroelectric capacitor low in leak current and excellent in withstand voltage characteristics.

[0039] The above results have revealed the effect of the invention.

(Comparative Example 2) A thin film of $\text{Pb}(\text{Zr}_{0.4}\text{Ti}_{0.6})\text{O}_3$ was formed by the conventional method to fabricate a capacitor, which was denoted as Comparative Example 2.

[0040] 2-methoxy ethanol solution of isopropoxide of each Pb acetate, Zr or Ti was used as a precursor solution to add Pb at an excessive quantity of 7% in relation to stoichiometric ratio. 2-methoxy ethanol solution in which acetic acid and distilled water were mixed with a metal in the solution at an equal mol ratio was added thereto to give the coating concentration of 0.5M. Then, a film was formed on a silicone substrate equipped with a 200nm platinum electrode at the overshooting speed of 2000rpm. After the coated film was dried at 200°C for 5 minutes, a lamp annealer was used to heat the film up to 650°C at the temperature elevation rate of 125°C/second and conduct baking by rapidly elevating the temperature for 30 seconds in an oxygen atmosphere. Steps of coating, film

formation and baking were repeated three times to obtain a multilayer film, which was annealed at 700°C for 60 minutes in an oxygen atmosphere. Consequently, the steps provided a thin film of $\text{Pb}(\text{Zr}_{0.4}\text{Ti}_{0.6})\text{O}_3$ with a film thickness of 300nm. A 200nm-thick upper platinum electrode was sputtered to form a film on the ferroelectric thin film, and an ion mill was used to effect etching, thereby fabricating a capacitor. An area of the capacitor was $100\mu\text{m} \times 100\mu\text{m}$ ($= 10000\mu\text{m}^2$). At the last stage, a secondary annealing was given to the entire substrate at 700°C for 30 minutes in an oxygen atmosphere.

[0041] The same solution as used in the above Comparative Example 2 was used to prepare the following Embodiment. Process parameters not described in particular were the same as those used in Comparative Example 2.

(Embodiment 5) Rapid thermal annealing was conducted at the temperature elevation rate of 125°C/second at the retention temperature of 750°C and for the retention time of 30 seconds to prepare a 3-layered film with a film thickness of 300nm, which was then annealed at 750°C for 60 minutes in an oxygen atmosphere. An upper platinum electrode was treated to form a thin film, and an ion mill was used to effect etching, thereby fabricating a capacitor. At the last stage, a secondary annealing was given to the entire substrate at 750°C for 30 minutes in an oxygen atmosphere, which was denoted as Embodiment 5.

[0042] FIG. 7 showed the current voltage curves (I-V curves) obtained from Comparative Example 2 and Embodiment 5. In Comparative Example 2, the current value was $10^{-5}\text{A}/\text{cm}^2$ up to about 10V, but a gradual increase in leak current was observed at the higher voltage, and dielectric breakdown took place at about 30V. In contrast, in Embodiment 5, the current value was also similar or $10^{-5}\text{A}/\text{cm}^2$ up to about 10V, but leak current hardly increased up to the voltage of 30V or above.

[0043] In Embodiment 5, an explanation was made by referring to a case where an electrically conductive metal constituting the lower electrode layer and the upper electrode layer was platinum. Usable for this purpose may be any precious metal elements such as rhodium, palladium, ruthenium, rubidium, iridium and osmium or any of these alloys which have a high melting point resistant to the temperature of preliminary burning or calcination of a ferroelectric thin film but do not have chemical interactions such as an alloying reaction with ferroelectric material constituent elements. Also, usable may be any complex compound of iridium oxide/tin oxide or oxides of precious metal elements such as ruthenium oxide, rubidium oxide, iridium oxide and osmium oxide which are stable in an oxidation atmosphere, intrinsically provided with regular arrangement of oxygen in the crystalline structure and excellent in interfacial consistency with an oxide ferroelectric material. Additionally, usable may be a laminated structure constituted

with any of these metals or their oxides.

[0044] The above explanation was made on the basis of the embodiment, and the following inventions will also be included in this specification.

1. (Corresponding to Embodiment 1)

A method for fabricating a ferroelectric thin film capacitor, the method comprising the following:

a step of forming on a semiconductor substrate a lower electrode layer made with an electrically conductive metal thin film or an oxide thin film,

a step of forming on the lower electrode layer a thin film mainly constituted with a mixture of precursors comprising a plurality of metal organic compounds corresponding to constituent elements of an intended ferroelectric material,

a step of heating and oxidizing said thin film to form a metal oxide thin film,

a step of giving rapid thermal annealing at least once to the thus formed ferroelectric thin film,

a step of forming on said ferroelectric thin film an upper electrode layer made with an electrically conductive metal thin film or an oxide thin film, and

a step of etching the upper electrode layer, the ferroelectric thin film, the lower electrode layer and others to a required configuration to provide a capacitor structure, to which heat treatment is again given, wherein the temperature at which the

rapid thermal annealing is conducted is higher than the temperature at which an intended ferroelectric material is crystallized.

[0045] (Action) Organic residues separated or dissociated from metal atoms remain substantially in the metal oxide thin film of the lower electrode formed through thermal decomposition of metal organic compounds, giving as a whole an amorphous state completely free of crystalline structures. Rapid thermal annealing is performed thereto at least once at a temperature higher than that at which an intended ferroelectric material is crystallized, thereby forming a ferroelectric thin film. At an initial stage of this process, fine crystal nuclei of intended oxide ferroelectric materials are allowed to grow innumerable in said metal oxide thin film. It is considered that the thin film is heated at once to the crystallization temperature or higher in association with a rapid change in the temperature, by which mechanical tensile force, sheering stress, thermal distortion and concentration take place to result in crystal nucleation and instantly provide an innumerable number of nuclei.

[0046] Conditions under which rapid thermal annealing is conducted (temperature elevation rate, treatment temperature and retention time) can be appropriately selected to control the production density of crystal nuclei, thereby facilitating the crystal growth according to the retention time. Increase

in the density of the crystal nuclei to be grown can make the distance between grains short in proportion to the density, facilitating an effective and uniform crystallization reaction, allowing grains to fuse together at the same time, thereby forming for a short time an elaborate ferroelectric thin film which is uniform in grain size.

[0047] (Effect) A thin film capacitor made with a thin film of lead-containing complex oxide ferroelectric materials or bismuth-layered compounds formed through the film forming process of the invention is low in defective layers on the surface of individual crystal grains and provided with an elaborate film structure in which the non-ferroelectric phase dispersed in a grain boundary layer is reduced to the minimum extent, thereby exhibiting remarkably excellent withstand voltage properties.

[0048] In addition, since rapid thermal annealing can effect crystallization in a very short time, compounds of bismuth oxide and lead oxide, which will tend to vaporize and render short, are incorporated into the crystalline lattice and will not be removed on heating and calcination, by which the compositions can be controlled easily to form a uniform thin film that is lower in defective density both on the surface and inside of the thin film.

2. (Corresponding to Embodiments 2 through 4 and Embodiment 5)

A method for fabricating a ferroelectric thin film capacitor described in the first paragraph, wherein an additional step is conducted in which a ferroelectric thin film is calcinated in a furnace to form a ferroelectric thin film, after the step of said rapid thermal annealing, and the temperature at which calcination is conducted is lower than the temperature at which said rapid thermal annealing is conducted.

[0049] (Constitution) The same as that described above.

(Action) Where rapid thermal annealing is conducted to develop and grow fine crystal nuclei at the same time, the effect and action as those described in the first paragraph can improve the withstand pressure characteristics of the thin film. However, there is a case where in association with a rapid crystallization, non-crystalline constituents tend to remain in a grain boundary layer and result in a poor exhibition of ferroelectric properties after formation of a capacitor, or a great stress remains inside the film and cracks may develop with the lapse of time. Rapid thermal annealing makes it possible to form crystal nuclei at a certain density and also to calcinate for a sufficient time at a temperature higher than the crystallization temperature the film in a state where non-crystalline constituents remain, by which crystallization reaction can be carried out effectively and uniformly. Crystal grains also fuse together, thereby forming for a short time an elaborate ferroelectric thin film which is uniform in grain

size.

[0050] (Effect) As described so far, the film forming process of the invention makes it possible to easily control thin-film compositions of lead-containing complex oxide ferroelectric materials and bismuth-layered compounds which form a thin film capacitor, thereby forming a thin film having remarkably excellent withstand voltage properties and uniform and elaborate film structures constituted with uniformly-sized crystal grains.

3. (Corresponding to Embodiments 2 through 4 and Embodiment 5)

A method for fabricating a ferroelectric thin film capacitor described in paragraphs 1 and 2, wherein a means for forming a thin film mainly constituted with a mixture of precursors comprising said metal organic compounds is a solution casting method by spin coating.

[0051] (Constitution) The lead-containing complex oxide ferroelectric materials, for example, PZT is subjected to Sol-Gel processing to form a thin film, more particularly, organic acid compounds such as lead acetate trihydrate, titanium isopropoxide and zirconium propoxide or appropriate metal compound precursors soluble in organic solvents such as metal alkoxides are mixed at a suitable composition ratio, depending on an intended material, and water, pH adjusting agents or hydrolysis catalysts are then added to a precursor solution

dissolved in organic solvents such as 2-methoxyethanol, 2-methoxy 1-propanol and 2-ethoxyethanol, when necessary, and the resultant is subjected to spin coating to develop and form a thin film on a substrate.

[0052] In the case of the bismuth-layered compounds, the MOD method is employed, more particularly, metal alcoxides such as Sr isopropoxide and Ta ethoxide, metal organic acid compounds such as 2-ethyl hexanoic acid bismuth, 2-ethyl hexanoic strontium and n-octanoic acid strontium, β diketone compounds such as acetyl acetone compounds and other appropriate metal compounds soluble inorganic solvents are mixed at a composition ratio corresponding to an intended material, a precursor solution dissolved in aliphatic alcohols such as 2-methoxyethanol, 2-methoxy 1-propanol and 2-ethoxy ethanol, ester solvents such as ethyl acetate and butyl acetate, aromatic solvents such as toluene and xylene and other organic solvents are subjected to spin coating to develop and form a thin film on a substrate.

[0053] A coated film immediately after spin coating is a liquid film containing a great quantity of solvents. The film is heated to remove organic solvents by vaporization and to thermally decompose organic metal compounds as well, thereby forming a metal oxide thin film. The fabricating method of the invention is applied to the thus formed oxide thin film, to be more specific, the film is subjected to rapid thermal annealing at a temperature

higher than that at which ferroelectric materials are crystallized, which is denoted as a raw ferroelectric thin film (a thin film which is finally formed by calcination in film-forming steps including calcination is hereinafter referred to as ferroelectric thin film, and in distinction from the film, a thin film available after rapid thermal annealing but before the calcination is referred to as raw ferroelectric thin film), and the raw ferroelectric thin film is further calcinated in a furnace at a temperature higher than that at which ferroelectric materials are crystallized to complete the crystallization reaction, thus forming a ferroelectric thin film. An upper electrode layer is formed on the ferroelectric thin film, which is etched to provide a capacitor structure and then subjected to heat treatment again.

[0054] (Action) Sol-Gel processing and MOD methods, both of which are a solution casting method are advantageous over any other vacuum film forming methods in that at an initial stage of a preparing solution, bulk compounds can be directly measured for weight or volume and any complicated composition can be exactly reproduced. Furthermore, these methods are ideal in forming a film for use in semiconductor devices, because how organic compounds of individual metal elements are mixed can be easily obtained at the molecular level, thereby crystallization which is a solid-phase reaction, can be performed at temperatures lower by several hundred centigrade

through an entire process, as compared with bulk ceramics. The film is subjected to heating and oxidation to give a uniform and amorphous state, which can facilitate the crystal nucleation at the subsequent preliminary burning by rapidly elevating the temperature, thereby forming a uniformly thin film free of composition distribution or characteristics distribution.

[0055] (Effect) As described above, a thin film capacitor fabricated with a thin film of bismuth-layered compounds obtained by applying the film-forming process of the invention to a thin film formed by the solution casting method is uniformly distributed in terms of the composition or characteristics, low in defective layers on the surface of individual crystal grains and provided with an elaborate film structure in which the non-ferroelectric phase dispersed in a grain boundary layer is reduced to the minimum extent, thereby exhibiting remarkably excellent withstand voltage properties.

[0056] Regarding the inhibition of deficient vaporization of chemical compounds such as bismuth oxides and lead oxides on preliminary burning by rapid heating, a sufficient effect can be obtained without conducting the step at an unnecessarily high temperature, due to the resultant formation of a mixture which is uniform at the molecular level.

4. (Easily deducible from Embodiments 1 and 2)

A method for fabricating a ferroelectric thin film capacitor described in paragraphs 1 and 2, wherein a means for forming

the thin film mainly constituted with a mixture of precursors comprising said metal organic compounds is a mist deposition method by spraying a precursor solution.

[0057] (Constitution) A bulk solution identical with a precursor solution to be used in the solution casting method is used, namely, the bulk solution is sprayed at an ordinary pressure or at a reduced pressure to form fine liquid drops and to deposit them on a substrate. At the time when a predetermined thickness is obtained, the deposit is taken out from a film forming tank and heated to remove remaining organic solvents through vaporization and to thermally decompose organic metal compounds, thereby forming a metal oxide thin film. The fabricating method of the invention is applied to the thus formed oxide thin film, namely, the film is subjected to rapid thermal annealing at a temperature higher than that at which ferroelectric materials are crystallized, or a raw ferroelectric thin film in which non-crystalline constituents still remain in a great quantity is given and calcinated in a furnace at a temperature higher than that at which ferroelectric materials are crystallized to complete the crystallization reaction, thus forming a ferroelectric thin film. An upper electrode layer is formed on the ferroelectric thin film, which is etched to provide a capacitor structure and then subjected to heat treatment again.

[0058] (Action) Since the bulk solution is similar to that used in the solution casting method, the solution and the thin film

can be controlled for the compositions at a favorable reproducibility. Elements are mixed by the solution casting method, by which a uniform thin film can be obtained.

[0059] In addition, the mist deposition method is advantageous in that all steps from supply of a bulk solution to film formation can be carried out in a closed system to prevent possible contamination with impurities, thereby avoiding defects of a coated film such as throwing and bank entailed in the spin coat method. Furthermore, this method allows to attain a uniform deposit from the gaseous phase, thereby forming a film with step coverage properties smooth on the surface of a step substrate.

[0060] (Effect) A thin film of bismuth-layered compounds obtained by applying the film-forming process of the invention to a thin film formed by the mist deposition method is uniformly distributed in terms of the composition or characteristics, and therefore becomes a high-quality thin film with low in film defects. The film is also low in defective layers on the surface of individual crystal grains and provided with an elaborate film structure in which the non-ferroelectric phase dispersed in a grain boundary layer is reduced to the minimum extent, and therefore, a thin film capacitor exhibiting remarkably excellent withstand voltage properties can be fabricated.

[0061] In view of the effect on the inhibition of deficient vaporization of easily vaporizable chemical compounds on

preliminary burning by rapid heating, it is also advantageous as with the solution casting method that the step can be carried out at lower temperatures.

5. (Corresponding to Embodiments 1 through 5)

A method for fabricating a ferroelectric thin film capacitor described in paragraphs 1 to 4, wherein at a step of forming a metal oxide thin film through heating and oxidation of a thin film mainly constituted with a mixture of precursors comprising the metal organic compounds, the step is carried out at a temperature lower than 500°C to form a metal oxide thin film in an amorphous state.

[0062] (Constitution) The same as that described above.

(Action) Precursor metal organic compounds corresponding to said PZT and bismuth-layered compound thin films are thermally decomposed in the range from 300°C to 450°C. In the thermal decomposition reaction with precursor metal organic compounds, the organic moiety is dissociated from metal atoms and burnt to produce carbon dioxide and water, dispersed and eliminated into a gaseous phase, or remains in the film as free carbonaceous materials. At the same time, the metal atoms undergo oxidative reaction to produce oxides. In order to obtain a crystalline thin film of an intended ferroelectric material, the material may be heated up to the crystallization temperature to grow crystals. However, when a thin film made of a precursor compound is heated all at once, the thin film undergoes an excessive

shrinkage of volume in association with burning of solvents and carbonaceous materials, thereby frequently causing cracks or film peeling from the substrate. Furthermore, organic materials remaining in the film place obstacles in the way of a smooth crystallization reaction.

[0063] The above step results in a thin film high in void ratio, failing to provide favorable characteristics as expected. Since the crystallization temperature of an intended PZT is about 700°C and that of bismuth-layered compound is about 800°C, it is possible to produce metal oxides, without crystallization of the ferroelectric material, and to form an amorphous film by setting the temperature at the heating and oxidation step to 500°C or lower. Furthermore, since oxides of individual constituent elements are uniformly mixed, rapid heating and preliminary burning of the invention is given to the film to add a great amount of heat in an extremely short time, thereby burning residual organic materials all at once to completely eliminate the materials out of the film, and easily developing fine crystal nuclei to form an intended raw ferroelectric thin film.

[0064] As explained above, it is necessary to allow individual heat treatment processes for forming a ferroelectric thin film to proceed in a step-wise fashion by preventing peeling of the thin film and cracking, with consideration given to various changes in the volume such as volume shrinkage due to

vaporization of solvents, volume shrinkage in association with burning and elimination of functional groups and volume shrinkage in association with crystallization. In the step of heating and oxidation involved in drying and oxidation degradation in particular, a deposit undergoes the greatest shrinkage. Thus, it is desirable to allow this step to proceed in several divided steps, namely from a step proceeding at a lower temperature to that proceeding at a higher temperature in the range from boiling points of solutions and solvents to degradation temperatures of organic compounds.

[0065] (Effect) As explained above, the temperature at which a thin film made of precursor compounds is subjected to heating and oxidation is kept at 500°C or lower, thereby allowing a raw ferroelectric thin film and a ferroelectric thin film as well to crystallize smoothly at the subsequent step, and fabricating a ferroelectric thin film capacitor excellent in the withstand voltage characteristics.

6. (Corresponding to Embodiments 1 through 5)

A method for fabricating a ferroelectric thin film capacitor described in paragraphs 1 to 5, wherein said rapid thermal annealing is carried out in the temperature elevation rate from 1 to 200°C/second and in the retention time from 5 to 300 seconds.

[0066] (Constitution) The same as that described above.

(Action) It is necessary to attain a rapid temperature elevation inside the thin film in order to produce fine crystal nuclei

by the above-described rapid thermal annealing. It is considered that the thin film is heated all at once to the crystallization temperature or higher in association with a rapid change in the temperature, by which mechanical tensile force, sheering stress, thermal distortion and concentration take place instantly to produce an innumerable number of fine crystal nuclei inside the thin film mainly due to these physical and thermal fluctuations. The rate of elevating temperature at $1^{\circ}\text{C}/\text{second}$ or lower is too slow in temperature change and can hardly produce nucleation, while the rate at $200^{\circ}\text{C}/\text{second}$ or higher is an upper limit of a lamp heating apparatus in conducting the temperature control at a high accuracy and nucleation cannot be realized in practice.

[0067] It is considered that an initial crystal nucleation takes place in a very short time, for example, within one second. However, in reality, it takes a longer time that a substrate is stable in temperature in its entirety. A practically effective heat treatment time is in the range from 5 to 300 seconds. A longer heat treatment will accelerate the growth of crystal nuclei, allowing the crystallization reaction to proceed too rapidly, by which the grain size varies greatly to result in a failure in obtaining a uniform grain size distribution, and non-crystalline constituents are substantially incorporated into crystallization, thereby making it difficult to effect crystal growth at the calcination

process.

[0068] (Effect) Crystal nuclei are allowed to develop more effectively by conducting the above rapid heat treatment, then uniformly grown at the calcination step, thereby forming a high-quality ferroelectric thin film which is uniformly distributed in terms of the composition and characteristics and low in defective films. It is, thus, possible to fabricate a thin film capacitor having remarkably excellent withstand voltage properties by providing an elaborate film structure which is low in defective layers on the surface of polycrystalline grains and in which the non-ferroelectric phase dispersed in a grain boundary layer is reduced to the minimum extent.

7. (Corresponding to Embodiments 1 through 5)

A method for fabricating a ferroelectric thin film capacitor described in paragraphs 1 to 6, wherein atmospheric constituents in which said metal oxide thin film is subjected to rapid thermal annealing contain oxygen at 20vol % or greater.

[0069] (Constitution) The same as that described above.

(Action) Preliminary burning through the above-described rapid thermal annealing is carried out at an oxygen atmosphere, preferably, at an atmosphere containing oxygen at 20vol % or greater (air), thereby allowing carbonaceous materials remaining in said metal oxide thin film to burn and vaporize effectively, thereby promoting the oxidative reaction of metal

atoms.

[0070] (Effect) It is possible to reduce the concentration of carbonaceous impurities responsible for inhibition of crystallization reaction, development of lattice defects and decrease in film density by promoting burning and vaporization of carbonaceous materials in the film. As a result, a high-quality ferroelectric thin film can be obtained, which is uniformly distributed in terms of the composition and characteristics and low in defective films. It is, thus, possible to fabricate a thin film capacitor having remarkably excellent withstand voltage properties by providing an elaborate film structure which is low in defective layers on the surface of individual crystal grains and in which the non-ferroelectric phase dispersed in a grain boundary layer is reduced to the minimum extent.

8. A method for fabricating a ferroelectric thin film capacitor described in paragraphs 1 to 7, wherein a ferroelectric thin film formed by said rapid thermal annealing is a partially crystallized film and in a mixed state of non-crystalline phase and crystalline ferroelectric phase.

[0071] (Constitution) The same as that described above.

(Action) Rapid thermal annealing of said metal oxide film will produce many crystal nuclei in the thin film. Conditions of rapid thermal annealing, namely, temperature elevation rate, retention temperature and retention time can be appropriately

selected to control the size and density of crystal nuclei as well as the proportion of crystalline moiety and non-crystalline moiety. Since crystal nuclei are available in a mixed state of fine crystal nuclei and non-crystalline moiety at preliminary burning, they will individually grow into large crystalline grains uniform in size and low in defects by gradually incorporating oxide molecules around the non-crystalline moiety at the subsequent long lasting calcination step.

[0072] (Effect) Preliminary burning by rapid thermal annealing can promote only the crystal nucleation at high-density to obtain a mixed state of crystalline phase and non-crystalline phase, thereby forming a high-density less-defective ferroelectric thin film consisting of uniformly-sized crystalline grains. As a result, fabricated is a thin film capacitor with remarkably excellent withstand voltage properties.

9. (Corresponding to Embodiments 1 through 5)

A method for fabricating a ferroelectric thin film capacitor described in paragraphs 1 to 8, wherein the temperature elevation rate at said calcination step is 100°C/minute or lower and the treatment time is 5 minutes or longer.

[0073] (Constitution) The same as that described above.

(Action) A raw ferroelectric thin film, which is formed through partial crystallization by rapid thermal annealing, is calcinated for a relatively longer time than the treatment time, controlled for the crystallization rate through selection of

the calcination time, by which crystals are grown gradually to provide a uniform crystalline thin film.

Many defective crystals are contained in crystal nuclei which are formed by rapid thermal annealing in a remarkably short-time change in temperature and by treatment at a constant temperature. However, the defect can be amended to reduce the defective density by elevating the temperature quite slowly at 100°C/minute and conducting the calcination for more than 5 minutes, preferably, from 30 minutes to several hours.

[0074] Calcination should be carried out at a temperature higher than the crystallization temperature of an intended ferroelectric material thin film. It is, however, preferable that said temperature should be equal to or lower than the temperature at which rapid thermal annealing is conducted in order to reduce the thermal damage caused when an integrated circuit formed on a semiconductor substrate is exposed to high-temperature treatment for a long time.

[0075] (Effect) A raw ferroelectric thin film is calcinated at the temperature elevation rate of 100°C/minute or lower and for 5 minutes or longer, thereby obtaining uniformly-sized grain distribution with less-defective crystals, and forming a ferroelectric thin film capacitor with remarkable withstand voltage properties having high-quality and high characteristics based on the above actions.

10. (Corresponding to Embodiments 1 through 5)

A method for fabricating a ferroelectric thin film capacitor described in paragraphs 1 to 9, wherein said rapid thermal annealing is given to a thin film, thickness of which ranges from 0.05 μ m to 1 μ m.

[0076] (Constitution) The same as that described above.

(Action) It is preferable that a thin film to be treated by preliminary burning of the invention is from 0.05 μ m to 1 μ m in film thickness. Where it is less than 0.05 μ m in thickness, the lamination step takes a longer and encounters a difficulty in continuous film formation due to an excessive thinness, thereby causing defective layers more frequently to result in a failure in obtaining a high-quality thin film. Where one layer of the film exceeds 1 μ m in thickness, the steps of drying and rapid thermal annealing undergo shrinkage of film volume and subsequent peeling of a film from a substrate or have an easy occurrence of cracking, and tend to form a porous film due to the fact that fine pores formed on vaporization of solvents do not shrink or collapse even on calcination. Furthermore, where the film thickness exceeds 1 μ m, an electric field effective in polarization inversion of ferroelectric materials cannot be applied at the voltage of 5V or lower which is a driving voltage for ordinary semiconductor devices.

[0077] (Effect) A high-quality ferroelectric thin film capacitor free of cracking or peeling and high in insulation can be fabricated by placing a restriction on the film thickness.

11. (Corresponding to Embodiments 1 through 5)

A method for fabricating a ferroelectric thin film capacitor described in paragraph 10, wherein steps from lamination of said thin film to rapid thermal annealing are repeated several times to form a multi-layered film, thereby obtaining a thin film with a predetermined thickness.

[0078] (Constitution) The solution casting method or the mist deposition method is employed to form a thin film of precursor metal organic compounds, then, steps from heating and oxidation to rapid thermal annealing are repeated several times according to the film forming process of the invention to obtain a multi-layered raw ferroelectric thin film with a predetermined thickness, and a ferroelectric thin film capacitor is fabricated through steps subsequent to calcination.

[0079] (Action) As explained previously, the steps of drying and rapid thermal annealing undergo a great shrinkage of film volume and peeling of a film from a substrate or have the occurrence of cracking and tend to form a porous film due to the fact that fine pores formed on vaporization of solvents do not shrink or collapse even on calcination, and these problems occur more easily as an intended thin film becomes thicker. Where a ferroelectric film with a thickness exceeding $1\mu\text{m}$ is needed or an elaborate thin film is needed although a thickness is less than $1\mu\text{m}$, it is possible to prevent the occurrence of said cracking or peeling and increased void ratio of the

film by making the thin film multi-layered to provide rapid thermal annealing at each layer, thereby removing the concentration of an excessive stress in association with the shrinkage at each layer.

[0080] (Effect) A thin film is made multi-layered and subjected to the process of the invention, thereby making it possible to easily form a film, even when the thickness includes or exceeds $1\mu\text{m}$.

12. A method for fabricating a ferroelectric thin film capacitor described in paragraph 11, wherein each layer for forming the multi-layered film is different in the ratio of constituent elements.

[0081] (Constitution) The same as that described above.

(Action) Bismuth-layered compounds related to the invention may contain bismuth oxides easily vaporizable into the constituent elements or may contain lead oxides. PZT has lead oxide essential to the constituent element. Where a precursor film is made in a mixture ratio equal to the stoichiometric ratio of an intended compound and a subsequent step of heat treatment is deficient due to vaporization and elimination of certain elements during the step, crystal growth may not proceed through to completion and the increase in density of defective crystals or in thickness of a grain boundary layer may deteriorate original ferroelectric properties of the thin film, thereby failing in providing polarization characteristics as

expected. In this instance, to a thin film consisting of one layer or multiple layers uniform in stoichiometric composition, another thin film consisting of one layer or multiple layers identical in the composition except for an excessive content of a specific element, for example, bismuth or lead, is laminated and coated, and a multi-layered film having the concentration gradient of said specific element is heated and calcinated over an area from the film surface to the interior in a film-thickness direction. Thin films entirely different in composition may be laminated together, where it is required to provide different functional characteristics in a film-thickness direction.

[0082] (Effect) An intended thin film is made multi-layered and formed, with the composition changed, according to the invention, by which defective compositions near the surface of a thin film can be corrected to remove conventional defects such as a decrease in polarization performance due to deviation of the composition from the stoichiometric composition ratio resulting from deficient vaporization of lead, bismuth and others, decrease in resistant electric field due to residue of excessive bismuth or lead inside the film, deteriorated film quality due to non-uniformity of said composition and occurrence of electric short circuits. It is also possible to improve the functional characteristics by using ferroelectric thin film compositions with different properties in individual layers.

13. (Corresponding to Embodiments 1 through 4)

A method for fabricating a ferroelectric thin film capacitor described in paragraphs 1 to 12, wherein said ferroelectric thin film is a bismuth-layered compound expressed by the general formula (1).

[0083]



A is a combination of one or a plurality of elements selected from Bi, Pb, Ba, Sr, Ca, Na, K, and Cd at any given ratio.

[0084] B is a combination of one or a plurality of elements selected from Ti, Nb, Ta, W, Mo, Fe, Co and Cr at any given ratio, and m is a natural number of 1 to 5.

[0085] (Constitution) The same as that described above.

(Action) The bismuth-layered compound ferroelectric material of the invention has a layered crystalline structure comprising repeating units regularly overlapped with a two-dimensional bismuth oxide layer and a ferroelectric perovskite structure. In most cases, bismuth-layered compounds are more highly resistant in fatigue related to polarization inversion than lead-containing complex oxides.

[0086] (Effect) A film of a bismuth-layered compound can be formed by using the film-forming process of the invention, thereby fabricating a ferroelectric thin film capacitor excellent in fatigue characteristics of polarization inversion and also high in withstand voltage properties.

14. (Corresponding to Embodiments 1 through 4)

A method for fabricating a ferroelectric thin film capacitor described in paragraph 13, wherein said bismuth-layered compound is bismuth strontium niobate tantalate expressed by the general formula (1').

[0087]



(Constitution) The same as that described in the claim.

[0088] (Action) Of bismuth-layered compound ferroelectric materials related to the invention, bismuth strontium niobate tantalate: $\text{SrBi}_2(\text{Ta}_{1-x}\text{Nb}_x)_2\text{O}_9$ ($0 \leq x \leq 1$) is particularly excellent in fatigue characteristics of polarization inversion, free of deterioration of inverted electric charge after repetition of polarization inversions more than 10^{12} times, and most suitable in memory devices in the use of semiconductors which need polarization inversion at a great number of times in association with writing, reading and elimination of recorded information. Tantalate and niobate, which are identical in valency, almost similar in atomic radius, can be replaced with each other in the crystalline lattice. Selection of the ratio of Ta to Nb makes it possible to control the resistant electric field, a threshold level of remanent polarization and polarization inversion, and also to design a device high in degree of freedom.

[0089] (Effect) It is possible to provide a ferroelectric thin film capacitor best suited for semiconductor memories by forming a thin film of $\text{SrBi}_2(\text{Ta}_{1-x}\text{Nb}_x)_2\text{O}_9$ with improved withstand voltage

properties and particularly excellent in the fatigue characteristics of polarization inversion.

15. (Corresponding to Embodiments 1 through 4)

A method for fabricating a ferroelectric thin film capacitor described in paragraph 14, wherein said rapid thermal annealing is conducted at 800°C or higher.

[0090] (Constitution) The same as that described above.

(Action) A thin film of $\text{SrBi}_2\text{Ta}_2\text{O}_9$ will crystallize at about 800°C. Therefore, rapid thermal annealing and preliminary burning are conducted at temperatures including or exceeding 800°C, thereby easily forming a raw ferroelectric thin film made with said material.

[0091] (Effect) Rapid thermal annealing of the invention is conducted at temperatures including or exceeding 800°C, thereby forming a thin film of $\text{SrBi}_2\text{Ta}_2\text{O}_9$ excellent in withstand voltage properties and fabricating a ferroelectric thin film capacitor excellent in fatigue resistance and a high pressure resistance using the same.

16. (Corresponding to Embodiments 1, 3 and 4)

A method for fabricating a ferroelectric thin film capacitor described in paragraphs 14 and 15, wherein said calcination step is conducted at 800°C or higher.

[0092] (Constitution) The same as that described above.

(Action) A thin film of $\text{SrBi}_2\text{Ta}_2\text{O}_9$ has the crystallization temperature in the vicinity of 800°C. Calcination at

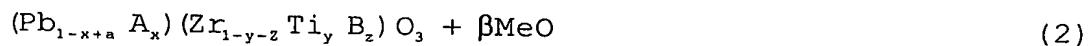
temperatures including or exceeding 800°C makes it possible to easily form a ferroelectric thin film, a raw film uniform in grain size distribution and high in film density.

[0093] (Effect) The calcination of the invention at temperatures including or exceeding 800°C makes it possible to provide a thin film of $\text{SrBi}_2\text{Ta}_2\text{O}_9$, excellent in withstand voltage properties and to fabricate a ferroelectric thin film capacitor excellent in fatigue resistance and high in pressure resistance using the same.

17. (Corresponding to Embodiment 5)

A method for fabricating a ferroelectric thin film capacitor described in paragraphs 1 to 12, wherein said ferroelectric thin film is PZT expressed by the general formula (2) or its modified form.

[0094]



wherein

$a = 0 - 0.2$, and

A is a combination of one or a plurality of elements selected from Ca, Sr, Ba, Th, La, Y, Sm, Dy, Ce, Bi, and Sb at any given ratio.

[0095] $x = 0 - 0.3$,

$y = 0 - 0.9$, and

B is a combination of one or a plurality of elements selected from Hf, Sn, Nb, Ta, W and Mo at any given ratio.

[0096] $z = 0 - 0.3$,

$\beta = 0 - 0.05$, and

Me is a combination of one or a plurality of elements selected from La, Y, Sm, Dy, Ce, Bi, Sb, Nb, Ta, W, Mo, Cr, Co, Ni, Fe, Cu, Si, Ge, U and Sc at any given ratio.

[0097] (Constitution) The same as that described above.

(Action) A PZT-based ferroelectric material of the invention is provided with a large polarization performance, can provide a great current even when the area of a capacitor is made small and therefore advantageous in providing a memory capacity that is high in density and small in cell area.

[0098] (Effect) The film forming process of the invention makes it possible to form a lead-containing complex oxide ferroelectric thin film and also to provide a ferroelectric thin film capacitor excellent in fatigue characteristics of polarization inversion and high in withstand voltage properties.

18. (Corresponding to Embodiment 5)

A method for fabricating a ferroelectric thin film capacitor described in paragraph 17, wherein said rapid thermal annealing is conducted at temperatures including or exceeding 700°C.

[0099] (Constitution) The same as that described above.

(Action) The above PZT thin film has the crystallization temperature in the vicinity of 700°C. Rapid thermal annealing at temperatures including or exceeding 700°C makes it possible

to easily form a ferroelectric thin film, a raw material thereof.
[0100] (Effect) Rapid thermal annealing of the invention is conducted at temperatures including or exceeding 700°C, thereby making it possible to form a PZT thin film excellent in withstand voltage properties and also to provide a ferroelectric thin film capacitor excellent in fatigue resistance and high in pressure resistance.

19. (Corresponding to Embodiment 5)

A method for fabricating a ferroelectric thin film capacitor described in paragraphs 17 and 18, wherein said calcination is conducted at temperatures including or exceeding 700°C.

[0101] (Constitution) The same as that described above.

(Action) The above PZT thin film has the crystallization temperature in the vicinity of 700°C. Calcination at temperatures exceeding 700°C makes it possible to easily form a ferroelectric thin film, a raw material uniform in grain size distribution and high in film density.

[0102] (Effect) Calcination of the invention is conducted at temperatures including or exceeding 700°C, thereby making it possible to form a PZT thin film excellent in withstand voltage properties and also to provide a ferroelectric thin film capacitor excellent in fatigue resistance and high in pressure resistance.

[0103]

[Effect of the Invention] As described in detail, the present

invention makes it possible to improve the withstand voltage characteristics of thin films of lead-containing complex oxide ferroelectric materials or bismuth-layered compounds made according to the present invention and provide a method for a ferroelectric thin film capacitor which is formed with a thin film of said compounds and which is applicable to practical devices.

[BRIEF DESCRIPTION OF THE DRAWINGS]

[FIG. 1] An explanatory drawing of comparing hysteresis curves shown in Comparative Example 1 and Embodiments 1 through 4.

[FIG. 2] A drawing of I-V characteristics of Comparative Example 1.

[FIG. 3] A drawing of I-V characteristics of Embodiment 1.

[FIG. 4] A drawing of I-V characteristics of Embodiment 2.

[FIG. 5] A drawing of I-V characteristics of Embodiment 3.

[FIG. 6] A drawing of I-V characteristics of Embodiment 4.

[FIG. 7] A drawing of I-V characteristics of Comparative Example 2 and Embodiment 5.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-153854

(43) 公開日 平成8年(1996)6月11日

(51) Int.Cl. ⁹	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 27/04				
21/822				
C 0 1 G 29/00				
			H 0 1 L 27/ 04	C
			審査請求 未請求	請求項の数 3 O L (全 13 頁)

(21) 出願番号 特願平7-5772

(22) 出願日 平成7年(1995)1月18日

(31) 優先権主張番号 特願平6-235092

(32) 優先日 平6(1994)9月29日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000000376

オリンパス光学工業株式会社

東京都渋谷区幡ヶ谷2丁目43番2号

(71) 出願人 590006468

シメトリックス・コーポレーション

SYMETRIX CORPORATION

アメリカ合衆国、コロラド州 80918、コロラド・スプリングス、ナンバー100、マーク・ダブリング・ブルバード 5055

(74) 代理人 弁理士 鈴江 武彦

最終頁に続く

(54) 【発明の名称】 強誘電体薄膜キャパシタの製造方法

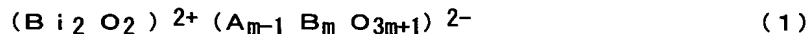
(57) 【要約】

【目的】 本発明は、絶縁耐圧特性を改善し、実際のデバイスに応用が可能な薄膜を形成できることを主要な目的とする。

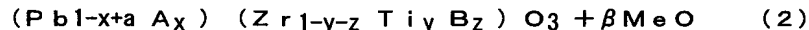
【構成】 基板上に電気伝導性の金属薄膜または酸化物薄膜からなる下部電極層を形成し、下部電極層上に目的の強誘電体材料の構成元素に相当する複数金属の有機化合物からなる前駆体混合物を主成分とする薄膜を形成し、該薄膜を加熱酸化して金属酸化物薄膜を形成し、形成された強誘電体薄膜に少なくとも1回の急速昇温加熱処理を施し、該強誘電体薄膜上に電気伝導性の金属薄膜又は酸化物薄膜からなる上部電極層を形成し、上部電極層及び強誘電体薄膜、下部電極層等を所定の形状にエッチング加工してキャパシタ構造を形成し、これに再加熱処理を行う工程でなる強誘電体薄膜キャパシタの製法において、急速昇温加熱処理温度が目的とする強誘電体材料の結晶化温度以上であることを特徴とする。

【特許請求の範囲】

【請求項 1】 半導体基板上に電気伝導性の金属薄膜または酸化物薄膜からなる下部電極層を形成する工程と、下部電極層上に目的の強誘電体材料の構成元素に相当する複数金属の有機化合物からなる前駆体混合物を主成分とする薄膜を形成する工程と、この薄膜を加熱酸化して金属酸化物薄膜を形成する工程と、形成された強誘電体薄膜に少なくとも 1 回の急速昇温加熱処理を施す工程と、形成された強誘電体薄膜上に電気伝導性の金属薄膜または酸化物薄膜からなる上部電極層を形成する工程



A=Bi, Pb, Ba, Sr, Ca, Na, K, Cd の内から選ばれる 1 つもしくは複数元素からなる任意比率による組み合わせ。B=Ti, Nb, Ta, W, Mo, Fe, Co, Cr の内から選ばれる 1 つもしくは複数元素からなる任意比率による組み合わせ。m=1~5 の自



a=0~0.2

A=Ca, Sr, Ba, Th, La, Y, Sm, Dy, Ce, Bi, Sb のうちから選ばれる 1 つもしくは複数元素からなる任意比率による組み合わせ。

x=0~0.3

y=0~0.9

B=Hf, Sn, Nb, Ta, W, Mo のうちから選ばれる 1 つもしくは複数元素からなる任意比率による組み合わせ。

z=0~0.3

β=0~0.05

Me=La, Y, Sm, Dy, Ce, Bi, Sb, Nb, Ta, W, Mo, Cr, Co, Ni, Fe, Cu, Si, Ge, U, Sc のうちから選ばれる 1 つもしくは複数元素からなる任意比率による組み合わせ。

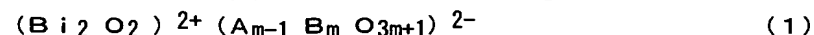
【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、強誘電体薄膜の残留分極特性を利用した不揮発性半導体メモリや圧電焦電センサ、さらにはトランジスタ、アクチュエータ等の電子デバイスに供する酸化物強誘電体薄膜キャパシタの製造方法に関するものであり、特に絶縁耐圧特性に優れた強誘電体薄膜キャパシタの製法に関するものである。

【0002】

【従来の技術】従来、強誘電体化合物は、その特異な電気特性を利用して多くの分野に利用されている。例えば、圧電性を利用した圧電フィルタや超音波トランスデューサに、また焦電性を利用して赤外線センサやパイロビジコンに、あるいは電気光学効果を利用した光変調素子や光シャッタ等の多方面に応用されている。さらにこれらの材料の薄膜を利用した電子デバイスも考案され、



A=Bi, Pb, Ba, Sr, Ca, Na, K, Cd の

と、上部電極層及び強誘電体薄膜、下部電極層などを所定の形状にエッチング加工してキャパシタ構造を形成する工程と、これに再加熱処理を行う工程でなる強誘電体薄膜キャパシタの製造方法において、急速昇温加熱処理温度が目的とする強誘電体材料の結晶化温度以上であることを特徴とする強誘電体薄膜キャパシタの製造方法。

【請求項 2】 前記強誘電体薄膜が一般式 (1) で表現されるビスマス層状化合物であることを特徴とする請求項 1 記載の強誘電体薄膜キャパシタの製造方法。

然数。

【請求項 3】 前記強誘電体薄膜が一般式 (2) で表現される PZT もしくはその変性体であることを特徴とする請求項 1 の強誘電体薄膜キャパシタの製造方法。

薄膜化の検討が精力的になされている。特に、残留分極の安定性を利用した強誘電体薄膜キャパシタ搭載の不揮発性メモリデバイスは、最近の記憶容量の高密度化、高集積化競争を背景に最も注目されている分野である。

【0003】こうした多用途に応じて競って研究されている代表材料として、PZT (チタン酸ジルコン酸鉛)、PLZT (チタン酸ジルコン酸ランタン鉛) 等、一連の鉛含有複合酸化物強誘電体が挙げられ、多年にわたって多くの研究者により実用化の検討が続けられている。

【0004】また、その他の有望な強誘電材料として、本発明者らによって明かにされた米国特許出願 965190 (1992 年 10 月 23 日出願)、USP 981133 (1992 年 11 月 24 日出願) 記載のビスマス層状ペロブスカイト型酸化物強誘電体の薄膜がある。この材料は従来の PZT, PLZT 等の薄膜に比較して分極反転疲労 (多数回分極反転を繰り返すことにより分極反転能が低下して徐々に分極量が減衰する現象) 特性に優れており、その長所を活かして不揮発性メモリデバイス、その他の電子、光学デバイスへの応用が期待されている。

【0005】ビスマス層状ペロブスカイト型酸化物強誘電体 (以下、ビスマス層状化合物と呼ぶ) は下記の一般式 (1) で表される組成を有し、その単位結晶格子内に頂点共有したペロブスカイト様結晶構造からなり強誘電性を発現する部分 (一部組成には非強誘電性のものもある) と、これに隣接した酸化ビスマスからなる非強誘電性部の 2 つの部分で構成される繰り返し単位を有する層状構造を持ち、c 軸方向に極端に長い単位格子を有する。

【0006】

内から選ばれる 1 つもしくは複数元素からなる任意比率

による組み合わせ。

【0007】 $B=Ti, Nb, Ta, W, Mo, Fe, Co, Cr$ の内から選ばれる1つもしくは複数元素からなる任意比率による組み合わせ。 $m=1\sim5$ の自然数。このビスマス層状化合物のうち、実用デバイスに応用できる強誘電性を示すものとしては、 $Bi_4Ti_3O_{12}$ (チタン酸ビスマス) を始めとして $SrBi_4Ti_4O_{15}$ (チタン酸ストロンチウムビスマス)、 $SrBi_2Ta_2O_9$ (タンタル酸ストロンチウムビスマス) $SrBi_2Nb_2O_9$ (ニオブ酸ストロンチウムビスマス) 等が挙げられる。またこれらの2種類もしくはそれ以上の組み合わせによる固溶体薄膜、例えば $SrBi_2Nb_1Ta_1O_9$ も優れた強誘電性を示すことが知られている。

【0008】これらの鉛含有複合酸化物強誘電体やビスマス層状化合物の薄膜を基板上に形成するためには、一般的な薄膜形成方法、即ちスパッタ法に代表される真空成膜法、ゾルゲル法、有機化合物熱分解法 (MOD法) に代表される溶液塗布法、化学気相蒸気法 (CVD法)、ミストデポジション (溶液状原料を微小な霧滴状にして基板上に堆積させるCVD類似の方法) 等がある。

【0009】スパッタリング等の真空成膜法においては、基板上である程度の結晶化を行わせ、かつ内部応力の蓄積を防止して基板密着性を向上させるために、基板加熱が常套手段として用いられる。しかし、上記ビスマス層状化合物の組成中ビスマス、鉛含有複合酸化物強誘電体中の鉛等の酸化物は他の金属元素または酸化物に比較して飽和蒸気圧が非常に大きく、高真空中ではさらに容易に蒸発して、得られる薄膜の組成はターゲットもしくは蒸発源の組成とは大きくずれてしまうという問題があり、再現性、制御性共に未だ確立されてはいない。

【0010】そのため三元系、四元系化合物のような複雑な組成を有する化合物薄膜を正確に組成制御し、常温常圧環境下で大面積に成膜するには、ゾルゲル法、MOD法が有利である。次いでこれらの方法と共通の原料溶液を利用できるミストデポジション法がこれに準ずる。MOD法については本発明者らはビスマス層状化合物薄膜の成膜プロセスに関し米国特許出願65656 (1992年5月21日出願) の出願を行っている。

【0011】ゾルゲル法やMOD法によって金属有機化合物の前駆体混合物からなる塗膜を乾燥し、次いで急速昇温加熱による仮焼処理を施すことにより、続くアニール処理での結晶化反応を促進し、組成的にも安定した結晶化膜を得、電気的特性にも優れた薄膜キャパシタを形成することができる。しかし、本発明者らがさらなる研究を重ねたところ、この従来プロセスでは残留分極量の絶対値やヒステリシスカーブの飽和特性などは耐疲労特性とともに良好な再現性を得ることができたが、薄膜の

絶縁耐圧特性が低く、PZT薄膜では5~10Vでリーク電流が増加し、ビスマス層状化合物においては2~3Vの直流低電圧でも絶縁破壊を起こす場合があることが判明した。

【0012】強誘電体薄膜キャパシタの実用レベルとしては半導体デバイス応用で少なくとも5Vの印加電圧に対して絶縁性が保たれ、リーク電流が少ない薄膜が必要である。こうした鉛含有複合酸化物強誘電体やビスマス層状化合物の薄膜の耐圧特性の速やかな改善が要求されていた。

【0013】

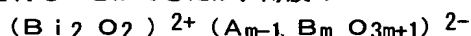
【発明が解決しようとする課題】この発明はこうした事情を考慮してなされたもので、従来プロセスによる鉛含有複合酸化物強誘電体及びビスマス層状化合物の薄膜の絶縁耐圧特性を改善し、実際のデバイスに応用が可能な当該化合物の薄膜を形成できる強誘電体薄膜キャパシタの製造方法を提供することを目的とする。

【0014】

【課題を解決するための手段】この発明は実用デバイス用途に供すべく、これに関わる鉛含有複合酸化物強誘電体及びビスマス層状化合物薄膜の絶縁耐圧性改善を、金属有機化合物前駆体からなる薄膜を加熱酸化して得た金属酸化物薄膜を、従来プロセスよりも高い温度、詳しくは目的とする鉛含有複合酸化物強誘電体又はビスマス層状化合物強誘電体の結晶化温度よりも高温にて急速昇温加熱による極短時間の仮焼処理を行い、次いで同結晶化温度よりも高い温度にて相対的に長時間の焼成処理を行うことにより解決した。

【0015】本発明による強誘電体薄膜キャパシタの製造方法について以下に詳しく説明する。この発明は、半導体基板上に電気伝導性の金属薄膜または酸化物薄膜からなる下部電極層を形成する工程と、下部電極層上に目的の強誘電体材料の構成元素に相当する複数金属の有機化合物からなる前駆体混合物を主成分とする薄膜を形成する工程と、この薄膜を加熱酸化して金属酸化物薄膜を形成する工程と、形成された酸化物薄膜に少なくとも1回の急速昇温加熱処理を施す工程と、形成された強誘電体薄膜上に電気伝導性の金属薄膜または酸化物薄膜からなる上部電極層を形成する工程と、上部電極層及び強誘電体薄膜、下部電極層などを所定の形状にエッチング加工してキャパシタ構造を形成する工程と、これに再加熱処理を行う工程でなる強誘電体薄膜キャパシタの製造方法において、急速昇温加熱処理温度が目的とする強誘電体材料の結晶化温度以上であることを特徴とする強誘電体薄膜キャパシタの製造方法である。

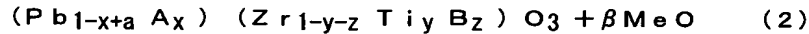
【0016】この発明において、前記強誘電体薄膜が一般式(1)で表現されるビスマス層状化合物であることを特徴とする。



(1)

A=Bi, Pb, Ba, Sr, Ca, Na, K, Cdの内から選ばれる1つもしくは複数元素からなる任意比率による組み合わせ。

【0017】B=Ti, Nb, Ta, W, Mo, Fe, Co, Crの内から選ばれる1つもしくは複数元素から



a=0~0.2

A=Ca, Sr, Ba, Th, La, Y, Sm, Dy, Ce, Bi, Sbのうちから選ばれる1つもしくは複数元素からなる任意比率による組み合わせ。

【0019】x=0~0.3

y=0~0.9

B=Hf, Sn, Nb, Ta, W, Moのうちから選ばれる1つもしくは複数元素からなる任意比率による組み合わせ。

【0020】z=0~0.3

$\beta=0\sim0.05$

Me=La, Y, Sm, Dy, Ce, Bi, Sb, Nb, Ta, W, Mo, Cr, Co, Ni, Fe, Cu, Si, Ge, U, Scのうちから選ばれる1つもしくは複数元素からなる任意比率による組み合わせ。

【0021】

【作用】この発明において、金属有機化合物の熱分解によって形成される下部電極上の金属酸化物薄膜中には金属原子と分解解離した有機物残渣が多く含有されており、全体には全く結晶構造を含まない非晶質状態になっている。これを少なくとも1回の急速昇温加熱処理を目的の強誘電体材料の結晶化温度以上で施すことにより強誘電体薄膜を形成する。この工程の初期段階において前記金属酸化物薄膜中に目的とする酸化物強誘電体の微小な結晶核が無数に発生させることができる。薄膜は急激な温度変化を伴って結晶化温度以上に一気に加熱され、これにより引き起こされる機械的な引っ張りやせん断応力、熱的な歪み、集中が生じてこれらを中心に核生成され、無数の核を瞬時に発生させると考えられる。

【0022】急速昇温加熱処理の条件（昇温速度、処理温度及び保持時間）を適当に選ぶことによって結晶核の発生密度を制御でき、さらに保持時間に対応した結晶成長を促す。発生させる結晶核の密度を高めることにより粒子間の距離も密度に比例して短くなり効率的で均一な結晶化反応が促進され、同時に結晶粒同士の融合も起こり粒径の揃った緻密な強誘電体薄膜が短時間で形成される。

【0023】本発明の成膜プロセスで形成された鉛含有複合酸化物強誘電体及びビスマス層状化合物薄膜からなる薄膜キャパシタは各結晶粒子表面の欠陥層が少なく、粒界層に分散する非強誘電相も最小限に抑えられた緻密な膜構造によって極めて優れた絶縁耐圧性を示す。

【0024】さらに急速昇温加熱処理は、非常に短時間で結晶生成させるために、薄膜組成中の蒸発欠乏し易い

なる任意比率による組み合わせ。m=1~5の自然数。

【0018】この発明において、前記強誘電体薄膜が一般式(2)で表現されるPZTもしくはその変性体であることを特徴とする。

酸化ビスマスや酸化鉛の化合物が結晶格子中に取り込まれて加熱焼成時にも失われず、組成の制御が容易になり薄膜の表面、内部ともに欠陥密度の低い均質な薄膜を得ることができる。

【0025】この発明において、強誘電体薄膜は、式(1)のビスマス層状化合物である。従って、本発明に関わるビスマス層状化合物強誘電体は2次元的に広がりを持つ酸化ビスマス層と強誘電性ペロブスカイト構造が規則的に重なり合って形成する繰返し単位からなる層状結晶構造を有する。多くのビスマス層状化合物は鉛含有複合酸化物に比べて分極反転疲労に対する耐久性が高い。

【0026】本発明の成膜プロセスをもってビスマス層状化合物を成膜することによって、分極反転疲労特性に優れ、かつ高絶縁耐圧性の強誘電体薄膜キャパシタを提供できる。

【0027】この発明において、強誘電体薄膜は、式(2)のPZTもしくはその変性体である。従って、本発明に関わるPZT系強誘電体は大きな分極性能を有し、キャパシタ面積を小さくしても大きな電流を取り出すことができ、メモリ用途などにおいて記憶容量の高密度化、セル面積の小型化に有利である。

【0028】本発明の成膜プロセスをもって鉛含有複合酸化物強誘電体薄膜を成膜することによって、分極反転疲労特性に優れ、かつ高絶縁耐圧性の強誘電体薄膜キャパシタを提供できる。

【0029】

【実施例】

(比較例1) 従来プロセスによるSrBi₂Ta₂O₉薄膜を形成してキャパシタを構成しこれを比較例1とした。

【0030】前駆体溶液としてSr, Bi, Taの各2エチルヘキサン酸塩のキシレン溶液を用い、Biを化学量論比に対して10%過剰に添加した。塗布濃度を0.15Mとし、振り切り速度2000rpmで200nm白金電極を設けたシリコン基板上に成膜した。塗膜の乾燥を250℃で5分間行った後、ランプアニールを用いて125℃/秒の昇温速度で725℃まで加熱し酸素中で30秒間の急速昇温ピークを施した。塗布成膜からピークまでの工程を3回繰返して多層膜とし、酸素気流中で800℃、60分間のアニール（1次アニール）を行った。その結果、膜厚240nmのSrBi₂Ta₂O₉薄膜を得た。膜厚200nmの上部白金電極を強誘電体薄膜上にスパッタ成膜し、イオンミルを用いてエッ

チングを行ってキャパシタを形成した。キャパシタ面積は $100\mu\text{m} \times 100\mu\text{m} (=10000\mu\text{m}^2)$ である。最後に基板全体を酸素気流中で 800°C 、30分間の2次アニールを行った。

【0031】上記比較例1と同じ溶液を用いて以下の実施例を作成した。特に記載されていないプロセスパラメータは比較例1と同一である。

(実施例1) 急速昇温加熱処理を $125^\circ\text{C}/\text{秒}$ の昇温速度、保持温度 800°C 、保持時間30秒間の条件で行い膜厚 240nm の3層膜を作成した。その後、1次アニールを行わずに、膜厚 200nm の上部白金電極を強誘電体薄膜上にスパッタ成膜し、イオンミルを用いてエッチングを行ってキャパシタを形成した。最後に基板全体を酸素気流中で 800°C 、30分間の2次アニールを施してこれを実施例1とした。

【0032】(実施例2) 急速昇温加熱処理を $125^\circ\text{C}/\text{秒}$ の昇温速度、保持温度 800°C 、保持時間30秒間の条件で行い膜厚 240nm の3層膜を作成し、酸素気流中で 400°C 、60分間の1次アニールを行った。その他のプロセス条件は比較例1と同じとして薄膜キャパシタを形成し、最後に基板全体を酸素気流中で 800°C 、30分間の2次アニールを施した。

【0033】(実施例3) 急速昇温加熱処理を $125^\circ\text{C}/\text{秒}$ の昇温速度、保持温度 800°C 、保持時間30秒間の条件で行い膜厚 240nm の3層膜を作成し、酸素気流中で 800°C 、60分間のアニールを行って、他の実施例と同じ工程を経てキャパシタを形成した。最後に基板全体を酸素気流中で 800°C 、30分間の2次アニールを行いこれを実施例3とした。

【0034】(実施例4) 急速昇温加熱処理を $125^\circ\text{C}/\text{秒}$ の昇温速度、保持温度 850°C 、保持時間30秒間の条件で行い3層膜を作成した。その他のプロセス条件は実施例3と同じとして薄膜キャパシタを形成した。これを実施例4とした。

【0035】図1に比較例1及び実施例1～4のヒステリシスカーブを示す。測定は通常のソータワー回路を用い ± 2 、 ± 4 、 ± 6 、 ± 8 、 $\pm 10\text{V}$ のサイン波を印加しオシロスコープを観察した各入力電圧に対するヒステリシスカーブを重ねて示した。

【0036】図2～図6に比較例1及び実施例1～4の電流－電圧カーブ（I－Vカーブ）を示す。測定はヒューレットパッカード社製半導体パラメータアナライザ（商品名：hp-4145）を用いて上下電極間に流れる電流値を測定した。

【0037】図1のヒステリシスカーブを比較すると、実施例1及び2は残留分極量 $2Pr$ が他に比べて小さいのに対して比較例1と実施例3、4はほぼ同じ値を示すが、いずれも良好な飽和特性を示している。

【0038】図2～図6はI－V特性を示す。ある印加電圧に対し、強誘電体薄膜を通過する電流量を示した図

である。比較例1はおよそ 7V まで電流値は $10^{-5}(\text{A}/\text{cm}^2)$ 台で安定しているが、それ以上ではスパイク状のリーク電流が観察され印加電圧 18V でついに絶縁破壊が起こっている。これに対し、実施例1及び2は 10V 以上までリーク電流は増加せず、さらに実施例3は 20V まで安定、実施例4は 25V 以上まで破壊することなく安定なI－V電流特性を示している。即ち、急速昇温加熱処理を 800°C 以上で行う事によって、リーク電流の少ない、絶縁耐圧特性に優れる強誘電体キャパシタが得られる。

【0039】以上の結果から本発明の効果が明らかであることが示される。

(比較例2) 従来プロセスによる $\text{Pb}(\text{Zr}_{0.4}\text{Ti}_{0.6})\text{O}_3$ 薄膜を形成してキャパシタを構成しこれを比較例2とした。

【0040】前駆体溶液として Pb の酢酸塩、 Zr 、 Ti の各イソプロポキシドの2メトキシエタノール溶液を用い、 Pb を化学量論比に対して7%過剰に添加した。これに酢酸、蒸留水を溶液中の金属と当量モル混合した2メトキシエタノール溶液を加え塗布濃度を 0.5M とし、振り切り速度 2000rpm で厚さ 200nm の白金電極を設けたシリコン基板上に成膜した。塗膜の乾燥を 200°C で5分間行ったあと、ランプアニールを用いて $125^\circ\text{C}/\text{秒}$ の昇温速度で 650°C まで加熱し酸素中で30秒間の急速昇温ベークを施した。塗布成膜からベークまでの工程を3回繰り返して多層膜とし、酸素気流中で 700°C 、60分間のアニールを行った。その結果、膜厚 300nm の $\text{Pb}(\text{Zr}_{0.4}\text{Ti}_{0.6})\text{O}_3$ 薄膜を得た。膜厚 200nm の上部白金電極を強誘電体薄膜上にスパッタ成膜し、イオンミルを用いてエッチングを行ってキャパシタを形成した。キャパシタの面積は $100\mu\text{m} \times 100\mu\text{m} (=10000\mu\text{m}^2)$ である。最後に基板全体を酸素気流中で 700°C 、30分間の2次元アニールを行った。

【0041】上記比較例2と同じ溶液を用いて以下の実施例を作成した。特に記載されていないプロセスパラメータは比較例2と同一である。

(実施例5) 急速昇温加熱処理を $125^\circ\text{C}/\text{秒}$ の昇温速度、保持温度 750°C 、保持時間30秒間の条件で行い膜厚 300nm の3層膜を作成し、酸素気流中で 750°C 、60分間のアニールを行った。上部白金電極を成膜しイオンミルを用いてエッチングを行ってキャパシタを形成した。最後に基板全体を酸素気流中で 750°C 、30分間の2次アニールを施してこれを実施例5とした。

【0042】図7に比較例2及び実施例5の電流－電圧カーブ（I－Vカーブ）を示す。比較例2はおよそ 10V まで電流値は $10^{-5}\text{A}/\text{cm}^2$ を示しているが、それ以上では電圧増加にともないリーク電流が徐々に増大して、約 30V で絶縁破壊が起こっている。これに対し、実施例5は同様に 10V 近辺で $10^{-5}\text{A}/\text{cm}^2$ と同じ

値を示すが、30V以上までリーク電流はほとんど増加しない。

【0043】なお、本実施例5中では下部電極層及び上部電極層を構成する電気伝導性金属が白金である場合について説明したが、強誘電体薄膜の仮焼、焼成温度に耐える高融点を有し、かつ強誘電体構成元素と相互に合金化反応などの化学的相互作用を有しないロジウム、パラジウム、ルテニウム、ルビジウム、イリジウム、オスミウムなどの貴金属元素のいずれかまたはそれらの合金であってもよく、さらには酸化性雰囲気中で安定であり、かつそれ自体が酸素の規則的配列を結晶構造中に有して酸化物強誘電体との界面整合性を優れる酸化インジウム-酸化錫の複合化合物または酸化ルテニウム、酸化ルビジウム、酸化イリジウム、酸化オスミウムの貴金属元素の酸化物のいずれかであってもよい。またこれら金属と酸化物の積層構造で構成されてもよい。

【0044】以上、実施例に基づいて説明してきたが、本明細書には以下の発明が含まれる。

1. (実施例1に対応)

半導体基板上に電気伝導性の金属薄膜または酸化物薄膜からなる下部電極層を形成する工程と、下部電極層上に目的の強誘電体材料の構成元素に相当する複数金属の有機化合物からなる前駆体混合物を主成分とする薄膜を形成する工程と、この薄膜を加熱酸化して金属酸化物薄膜を形成する工程と、形成された酸化物薄膜に少なくとも1回の急速昇温加熱処理を施す工程と、形成された強誘電体薄膜上に電気伝導性の金属薄膜または酸化物薄膜からなる上部電極層を形成する工程と、上部電極層及び強誘電体薄膜、下部電極層などを所定の形状のエッチング加工してキャパシタ構造を形成する工程と、これに再加熱処理を行う工程でなる強誘電体薄膜キャパシタの製造方法において、急速昇温加熱の処理温度が目的とする強誘電体材料の結晶化温度以上であることを特徴とする強誘電体薄膜キャパシタの製造方法。

【0045】(作用) 金属有機化合物の熱分解によって形成される下部電極上の金属酸化物薄膜中には金属原子と分解解離した有機物残渣が多く含有されており、全体には全く結晶構造を含まない非晶質状態になっている。これを少なくとも1回の急速昇温加熱処理を目的の強誘電体材料の結晶化温度以上で施すことにより強誘電体薄膜を形成する。この工程の初期段階において前記金属酸化物薄膜中に目的とする酸化物強誘電体の微小な結晶核が無数に発生させることができる。薄膜は急激な温度変化を伴って結晶化温度以上に一気に加熱され、これにより引き起こされる機械的な引っ張りやせん断応力、熱的な歪み、集中が生じてこれらを中心に核生成され、無数の核を瞬時に発生させると考えられる。

【0046】急速昇温加熱処理の条件(昇温速度、処理温度及び保持時間)を適当に選ぶことによって結晶核の発生密度を制御でき、さらに保持時間に対応した結晶成

長を促す。発生させる結晶核の密度を高めることにより粒子間の距離も密度に比例して短くなり効率的な均一な結晶化反応が促進され、同時に結晶粒同士の融合も起こり粒径の揃った緻密な強誘電体薄膜が短時間で形成される。

【0047】(効果) 本発明の成膜プロセスで形成された鉛含有複合酸化物強誘電体及びビスマス層状化合物薄膜からなる薄膜キャパシタは各結晶粒子表面の欠陥層が少なく、粒界層に分散する非強誘電相も最小限に抑えられた緻密な膜構造によって極めて優れた絶縁耐圧性を示す。

【0048】さらに急速昇温加熱処理は、非常に短時間で結晶成長させるために、薄膜組成中の蒸発欠乏し易い酸化ビスマスや酸化鉛の化合物が結晶格子中に取り込まれて加熱焼成時にも失われず、組成の制御が容易になり薄膜の表面、内部ともに欠陥密度の低い均質な薄膜を得ることができる。

2. (実施例2～4、実施例5に対応)

前記第1項において、前記急速昇温加熱処理を施す工程に続いて、さらに強誘電体薄膜を加熱炉中に焼成処理を施して強誘電体薄膜となす工程を付加し、焼成温度が前記急速昇温加熱処理温度よりも低いことを特徴とする強誘電体薄膜キャパシタの製造方法。

【0049】(構成) 前記内容に準ずる。

(作用) 急速昇温加熱処理によって微細結晶核の発生成長を同時に行う場合、前記第1項に基づく作用効果により薄膜の絶縁耐圧特性は向上するが、急激な結晶化に伴い粒界層に未結晶成分が残留しやすくキャパシタ形成後の強誘電性が十分に発現できなかったり、膜内部に大きなストレスが残留して時間経過とともにクラックが発生したりする場合がある。急速昇温加熱処理により結晶核がある密度で形成され、同時に未結晶成分が残る状態の薄膜をさらに結晶化温度以上で時間をかけて焼成することにより効率的で均一な結晶化反応を促進することができる。同時に結晶粒同士の融合も起こり粒径の揃った緻密な強誘電体薄膜が短時間で形成される。

【0050】(効果) 以上の本発明の成膜プロセスによれば、薄膜キャパシタを形成する鉛含有複合酸化物強誘電体及びビスマス層状化合物の薄膜組成を容易に制御し、各結晶粒子の大きさが揃った均質で緻密な膜構造をもった極めて良好な絶縁耐圧性薄膜を得ることができる。

3. (実施例2～4、実施例5に対応)

前記金属有機化合物からなる前駆体混合物を主成分とする薄膜を形成する手段がスピンコートによる溶液塗布法であることを特徴とする前記第1、2記載の強誘電体薄膜キャパシタの製造方法。

【0051】(構成) 前記鉛含有複合酸化物強誘電体、例えばPZTの成膜をゾルゲル法を用いて行い、酢酸鉛三水和物、チタニウムイソプロポキシド、ジルコニウム

プロポキシドなどの有機酸塩や金属アルコキシドなどの有機溶剤に可溶な適当な金属化合物前駆体を目的材料に応じた組成比率で混合して、2-メトキシエタノール、2-メトキシ-1-プロパノール、2-エトキシエタノールなどの有機溶媒に溶解させた前駆体溶液に必要に応じて水、pH調整剤、加水分解触媒などを添加してスピコートによって基板上に展開して薄膜を形成する。

【0052】また、前記ビスマス層状化合物の場合は、Srイソプロポキシド、Taエトキシドなどの金属アルコキシド、2-エチルヘキサン酸ビスマス、2-エチルヘキサン酸ストロンチウム、n-オクタノ酸ストロンチウムなどの金属有機酸塩、さらにはアセチルアセトン化合物などβジケトン化合物、その他の有機溶剤に可溶な適当な金属化合物を目的材料の組成相当の比率で混合して、2-メトキシエタノール、2-メトキシ-1-プロパノール、2-エトキシエタノールなどの脂肪族アルコール、酢酸エチル、酢酸ブチルなどのエステル系溶媒、トルエン、キシレンなどの芳香族系溶媒その他の有機溶媒に溶解させた前駆体溶液をスピコートによって基板上に展開して薄膜を形成するMOD法を用いる。

【0053】スピコート直後の塗布膜は溶媒を多量に含む液膜であり、これを加熱することによって有機溶媒を蒸発除去し、さらに有機金属化合物を熱分解して金属酸化物薄膜を形成する。形成された酸化物薄膜に対して本発明の製造方法を適用して強誘電体材料の結晶化温度以上で急速昇温加熱処理を施して原強誘電体薄膜（以下、焼成工程を含む成膜プロセスにおける焼成により最終的に形成される薄膜を強誘電体薄膜とし、これと区別する意味で急速昇温加熱処理後、焼成前の薄膜を「原強誘電体薄膜」と呼ぶ）とし、さらに原強誘電体薄膜を加熱炉中で強誘電体材料の結晶化温度以上で焼成処理を施して結晶化反応を完結させて強誘電体薄膜とする。強誘電体薄膜上に上部電極層を形成しエッチング加工によりキャパシタ構造を形成した後、再加熱処理を行う。

【0054】（作用）ゾルゲル法及びMOD法の両溶液塗布法とともに最初の溶液調製の段階において直接原料化合物の重量または容量計測を適用できるためによりどのような複雑な組成配合も正確に再現することが可能であり、この点で他のいかなる真空成膜法と比べて優位な点である。分子レベルで各金属元素の有機化合物が混合された状態が容易に得られるため、固相反応である結晶化をバルクセラミックスと比較して全体のプロセス温度を数百℃低くすることができ、半導体デバイス用途に最適な成膜手法である。加熱酸化工程を経た均一な非晶質状態は続く急速加熱仮焼処理による結晶核の生成を容易にし、組成分布、特性分布のない均質な薄膜を形成することが可能となる。

【0055】（効果）以上述べたように溶液塗布法により形成した薄膜に本発明の成膜プロセスを適用して得られるビスマス層状化合物薄膜からなる薄膜キャパシタは

組成的にも、特性的にも均一な分布を示し、各結晶粒子表面の欠陥層が少なく、粒界層に分散する非強誘電相も最小限に抑えられた緻密な膜構造となることによって極めて優れた絶縁耐圧性を示す。

【0056】さらに急速加熱による仮焼処理時の酸化ビスマスや酸化鉛の化合物の蒸発欠乏抑制についても、先に述べた分子レベルで均一な混合体が形成される結果、必要以上に高いプロセス温度を用いずとも十分な効果が得られる。

4.（実施例1、2から容易に演繹可）

前記金属有機化合物からなる前駆体混合物を主成分とする薄膜を形成する手段が前駆体溶液噴霧によるミストデポジション法であることを特徴とする前記第1、2項記載の強誘電体薄膜キャパシタの製造方法。

【0057】（構成）溶液塗布法で用いる前駆体溶液と全く同一の原料溶液を用いて、これを常圧もしくは減圧下で噴霧して微小な液滴を形成し基板上に堆積させる。所定の膜厚に到達した時点で成膜槽から取り出し、これを加熱することによって残留する有機溶媒の蒸発除去と有機金属化合物の熱分解を行って金属酸化物薄膜を形成する。形成された酸化物薄膜に対して本発明の製造方法を適用して強誘電体材料の結晶化温度以上で急速昇温加熱処理を施して強誘電体薄膜とするか、または未結晶化成分を大量に残した原強誘電体薄膜となし加熱炉中で強誘電体材料の結晶化温度以上で焼成処理を施して結晶化反応を完結させて強誘電体薄膜とする。強誘電体薄膜上に上部電極層を形成しエッチング加工によりキャパシタ構造を形成した後、再加熱処理を行う。

【0058】（作用）溶液塗布法と同様の原料溶液を用いるために、溶液及び薄膜の組成制御の再現性は良好であり、元素混合の状態も溶液塗布法と同等のレベルで均一な薄膜が得られる。

【0059】加えて、ミストデポジション法を用いることの長所は、原料溶液の供給から成膜までを一貫して閉じた系で行うことにより不純物の混入を防止でき、スピコート法では常につきまとうハネ、タマリなどの塗膜欠陥の発生を回避できる点にある。また、気相から均一な堆積を行うことで段差基板表面も良好なステップカバレッジ性をもって成膜することが可能である。

【0060】（効果）ミストデポジション法により形成した薄膜に本発明の成膜プロセスを適用して得られるビスマス層状化合物薄膜は組成的にも、特性的にも均一な分布を示し、膜欠陥の少ない高品質な薄膜となる。さらには各結晶粒子表面の欠陥層が少なく、粒界層に分散する非強誘電相も最小限に抑えられた緻密な膜構造となることによって得られる薄膜キャパシタは極めて優れた絶縁耐圧性を示す。

【0061】急速加熱による仮焼処理時の易蒸発の化合物の蒸発欠乏抑制効果についても、溶液塗布法同様にプロセス温度を低く抑えることができることは有利であ

る。

5. (実施例 1～5 に対応)

前記金属有機化合物からなる前駆体混合物を主成分とする薄膜を加熱酸化して金属酸化物薄膜を形成する工程において、処理温度が 500℃以下であり、非晶質状態の金属酸化物薄膜を形成することを特徴とする前記第 1～4 項記載の強誘電体薄膜キャパシタの製造方法。

【0062】(構成) 前記内容に準ずる。

(作用) 前記 PZT やピスマス層状化合物薄膜に相当する前駆体金属有機化合物は 300～450℃の範囲に熱分解温度を有する。前駆体金属有機化合物の熱分解反応において、有機部分は金属原子と解離して燃焼し二酸化炭素と水を生成して気相中に拡散脱離するか、膜中に遊離炭素質として残留する。同時に金属原子は酸化反応によって酸化物となる。目的の強誘電体の結晶性薄膜を得るためには、これを結晶化温度まで加熱して結晶成長させてやれば良いが、前駆体化合物からなる薄膜を一気に加熱すると溶媒及び炭素質燃焼に伴う薄膜体積の収縮が大き過ぎてクラックを多発したり、膜そのものが基板から剥離してしまう。さらには、膜中の残留有機物が妨害となって結晶化反応がスムーズに進行しない。

【0063】その結果、空隙率の大きな薄膜となって期待する良好な特性を得られない。目的とする PZT の結晶化温度は 700℃前後、ピスマス層状化合物の結晶化温度は 800℃前後であるから、この加熱酸化工程の処理温度を 500℃以下にすることによって金属酸化物は生成されても強誘電体の結晶化は起こらず非晶質状態の膜が形成される。各構成元素の酸化物は均一に混合されており、これに本発明による急速加熱仮焼処理を施すことにより極短時間内に大熱量を加えることによって残留有機質を一挙に燃焼して膜外に完全脱離し、かつ微細結晶核を容易に生成して目的の原強誘電体薄膜を得ることができる。

【0064】上述のように強誘電体薄膜形成のための各加熱処理工程においては、溶媒揮発による体積収縮、有機官能基の燃焼脱離に伴う体積収縮、結晶化に伴う体積収縮等の種々の体積変化を考慮して薄膜の剥離、クラッキングを防止しながら段階的に進行させる必要がある。特に乾燥及び酸化分解に係わる加熱酸化工程では堆積が最も大きく収縮するため、本工程は溶液溶媒の沸点から有機化合物の分解温度の範囲にわたり低温から高温へ順番に数段階に分けて行うのが好ましい。

【0065】(効果) 上記説明したように前駆体化合物からなる薄膜の加熱酸化処理温度を 500℃以下に止める事で、次工程における原強誘電体薄膜、さらには強誘電体薄膜の結晶化反応を速やかに進行させて優れた絶縁耐圧特性を有した強誘電体薄膜キャパシタを成形できる。

6. (実施例 1～5 に対応)

前記急速昇温加熱処理の昇温速度が 1～200℃/秒の

範囲であり、処理時間が 5～300 秒の範囲であることを特徴とする前記第 1～5 項記載の強誘電体薄膜キャパシタの製造方法。

【0066】(構成) 前記内容に準ずる。

(作用) 上述の急速昇温加熱によって微細結晶核を生成するためには薄膜内部の急激な温度上昇を必要とする。急激な温度変化を伴って結晶化温度以上に一気に加熱された薄膜内部に引き起こされる機械的な引っ張りやせん断応力、熱的な歪み、集中が瞬時に生じてこれらの物質的、熱的なゆらぎを中心に無数の微小結晶核が発生するものと考えられる。昇温速度 1℃/秒以下では温度変化が緩やかすぎて殆ど核生成を起こすことはできず、200℃/秒以上は精度の高い温度制御を行うためにランプ加熱装置の上限であり実現不可能である。

【0067】初期結晶核の生成は非常に短い時間、例えば 1 秒以内で起こっていると考えられるが、実際には基板全体の温度が安定するまでさらに長い時間がかかる。実用上有効な処理時間範囲は 5～300 秒である。これ以上長時間の加熱は生成した結晶核の成長を促し、急速に結晶化反応が進み過ぎることによって粒径のバラツキが大きくなって一様な粒径分布が得られず、非晶質部分がほとんど取り込まれて結晶化することによって焼成工程での結晶成長が困難になる。

【0068】(効果) 上記の急速加熱を実施することにより効率良く結晶核を生成して、これを焼成工程で均一に成長させることにより、組成的にも、特性的にも均一な分布を示す膜欠陥の少ない高品質な強誘電体薄膜を形成できる。多結晶粒子表面の欠陥層が少なく、粒界層に分散する非強誘電相も最小限に抑えられた緻密な膜構造を得ることで極めて優れた絶縁耐圧性を有する薄膜キャパシタを製造できる。

7. (実施例 1～5 に対応)

前記金属酸化物薄膜を急速昇温加熱処理を行う雰囲気成分が 20vol% 以上の酸素を含むことを特徴とする前記第 1～6 項記載の強誘電体薄膜キャパシタの製造方法。

【0069】(構成) 前記内容に準ずる。

(作用) 上記急速昇温加熱による仮焼工程を酸化性雰囲気、好ましくは 20vol% 以上 (空気) の酸素を含む雰囲気下で行うことにより、前記金属酸化物薄膜中に残留する残留炭素質を効率的に燃焼酸化し、金属原子の酸化反応を促進する。

【0070】(効果) 膜中の炭素質の燃焼を促進し酸化させることで結晶化反応の阻害、格子欠陥の発生、膜密度の低下などの原因となる炭素質不純物の濃度を低下させることができる。その結果、組成的にも、特性的にも均一な分布を示す膜欠陥の少ない高品質な強誘電体薄膜を形成できる。各結晶粒子表面の欠陥層が少なく、粒界層に分散する非強誘電相も最小限に抑えられた緻密な膜構造を得ることで極めて優れた絶縁耐圧性を有する薄膜

キャパシタを製造できる。

8. 前記急速昇温加熱処理により形成される強誘電体薄膜が部分結晶化膜であり、非晶質相と結晶質強誘電相の混合状態にあることを特徴とする前記第1～7項記載の強誘電体薄膜キャパシタの製造方法。

【0071】（構成）前記内容に準ずる。

（作用）前記金属酸化膜が急速昇温加熱されることにより、薄膜中に多くの結晶核が形成される。急速昇温加熱の加熱条件として昇温速度、保持温度、保持時間を適当に選択することにより、結晶核の大きさと密度、結晶化部分と非晶質部分の割合などを制御することが可能である。仮焼工程で微細結晶核と非晶質部分が混在した状態で形成されることにより、次の長時間をかけての焼成工程において周囲の非晶質部分の各酸化物分子を徐々に取り込みながら各々の結晶核が欠陥の少ない均一な大きさの結晶粒子に成長する。

【0072】（効果）急速昇温加熱による仮焼工程で結晶核の高密度な生成のみを促して結晶相と非晶質相の混合状態を得ることによって欠陥の少ない均一な大きさの結晶粒子からなる高密度の強誘電体薄膜を得ることができ、その結果、極めて優れた絶縁耐圧性を有する薄膜キャパシタを製造できる。

9. （実施例1～5に対応）

前記焼成工程における昇温速度が $100^{\circ}\text{C}/\text{分}$ 以下であり、処理時間が5分以上であることを特徴とする前記第1～8項記載の強誘電体薄膜キャパシタの製造方法。

【0073】（構成）前記内容に準ずる。

（作用）急速昇温加熱処理工程で形成された部分結晶化膜である原強誘電体薄膜を、処理時間に比べて相対的に長時間の焼成を行い、焼成温度を選ぶことにより結晶化速度を制御しながら徐々に結晶を成長させて均質な結晶性薄膜を形成する。急速昇温法による極短時間の温度変化と恒温処理で形成される結晶核中には多くの結晶欠陥が含まれるが、 $100^{\circ}\text{C}/\text{分}$ 以下の極めてゆっくりとした昇温速度で加熱し5分以上、好ましくは30分から数時間程度の時間をかけてゆっくりと加熱処理を施すことでこれらの欠陥を修正し欠陥密度を低減させる。

【0074】この焼成温度は目的の強誘電体材料薄膜の結晶化温度以上で行うが、半導体基板上に形成されている集積回路が長時間の高温処理に曝されて被る熱損傷を少なくするためにも急速昇温加熱処理する温度と等しいか、それよりも低くすることが好ましい。

【0075】（効果）昇温速度が $100^{\circ}\text{C}/\text{分}$ 以下、5分以上の処理時間でもって原強誘電体薄膜を焼成処理することによって、上記説明の作用により結晶欠陥の少ない均一な粒径分布とこれに基づく高品質、高特性に絶縁耐圧性の強誘電体薄膜キャパシタを形成することができる。

10. （実施例1～5に対応）

前記急速昇温加熱処理は膜厚が $0.05\sim 1\mu\text{m}$ の薄膜

に対して行うことを特徴とする前記第1～9項記載の強誘電体薄膜キャパシタの製造方法。

【0076】（構成）前記内容に準ずる。

（作用）本発明に係わる仮焼処理を施す対象の薄膜は $0.05\sim 1\mu\text{m}$ の膜厚であることが好ましい。 $0.05\mu\text{m}$ 未満の膜厚では、積層による工程が長くなり、薄過ぎて連続膜を形成しにくく膜欠陥も増加して高品質な薄膜が得られない。また、1層が $1\mu\text{m}$ を越えると、乾燥及び急速昇温加熱処理過程での膜体積の収縮によって基板からの剥離現象が発生したり、クラッキングが起こりやすく、溶媒が蒸発する際に形成される細孔が焼成によっても縮潰せず多孔質膜になり易い。さらに、膜厚が $1\mu\text{m}$ を越えると通常の半導体デバイスの駆動電圧である 5V 以下では強誘電体の分極反転に有効な電界が印加できない。

【0077】（効果）膜厚を限定することでクラック、剥離のない高品質な高絶縁性の強誘電体薄膜キャパシタを形成することができる。

11. （実施例1～5に対応）

前記薄膜の積層から急速昇温加熱処理までの工程を複数回繰り返すことにより、多層膜を形成して所定の膜厚を有する薄膜を得ることを特徴とする前記第10項記載の強誘電体薄膜キャパシタの製造方法。

【0078】（構成）溶液塗布法またはミストデポジション法を用いて前駆体金属有機化合物薄膜の形成を行い本発明の成膜プロセスに従って加熱酸化、急速昇温加熱処理工程までを複数回繰り返すことによって、多層化して所定の膜厚を有する原強誘電体薄膜を得、続いて焼成工程以降の工程によって強誘電体薄膜キャパシタを形成する。

【0079】（作用）前述のように乾燥及び急速昇温加熱処理過程では膜体積の収縮が大きく基板からの剥離現象、クラッキングの発生、溶媒蒸発の際に形成される細孔が焼成によっても縮潰せず多孔質膜となりやすいなどの問題は目的薄膜の膜厚が厚くなるほど生じやすい。膜厚が $1\mu\text{m}$ を越える強誘電体膜が要求される場合や $1\mu\text{m}$ 未満であっても緻密な薄膜を必要とする場合には薄膜を多層化して、急速昇温加熱処理を各層毎に施すことにより1層当たりの収縮に伴う過大な応力の集中を排除して前記クラック、膜剥離の発生、膜の空隙率の増加を抑止することができる。

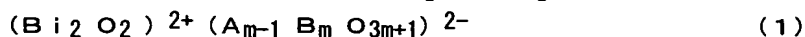
【0080】（効果）薄膜を多層形成して本発明の成膜プロセスに適用することで $1\mu\text{m}$ 以上の厚膜でも容易に形成することが可能となる。

12. 多層膜を形成する各層の構成元素比が異なることを特徴とする前記第11項の強誘電体薄膜キャパシタの製造方法。

【0081】（構成）前記内容に準ずる。

（作用）本発明に関わるビスマス層状化合物はその構成元素中に蒸発欠損しやすい酸化ビスマスを含み、また酸

化鉛などを含む場合もある。PZTはその構成元素に必須な酸化鉛を有する。前駆体膜が目的化合物の化学量論比に等しい混合比からなる場合、以降の熱処理工程中に特定元素の蒸発脱離による欠損が生じると結晶成長が完全に進行しなかったり、結晶欠陥密度の増大や粒界層の厚みが増えて薄膜本来の強誘電性が損なわれ期待通りの分極特性が得られないことがある。この場合、1層もしくは多層でなる化学量論組成の均一薄膜上に、特定元素、ピスマスもしくは鉛、を過剰に含有する他は同一組成の一層もしくは多層でなる薄層を積層被覆して、薄膜表面から内部にかけて膜厚方向に当該特定元素の濃度勾配を持たせた多層膜を加熱焼成する。膜厚方向に異なる機能特性を実現したい場合は、全く違う組成の薄膜どうしを積層してもよい。

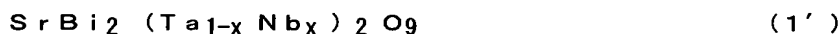


A=Bi, Pb, Ba, Sr, Ca, Na, K, Cdの内から選ばれる1つもしくは複数元素からなる任意比率による組み合わせ。

【0084】B=Ti, Nb, Ta, W, Mo, Fe, Co, Crの内から選ばれる1つもしくは複数元素からなる任意比率による組み合わせ。m=1~5の自然数。

【0085】(構成) 前記内容に準ずる。

(作用) 本発明に関わるピスマス層状化合物強誘電体は2次元的に広がりを持つ酸化ピスマス層と強誘電性ペロブスカイト構造が規則的に重なり合って形成する繰返し単位からなる層状結晶構造を有する。多くのピスマス層状化合物は鉛含有複合酸化物に比べて分極反転疲労



$0 \leq x \leq 1$

(構成) 請求項内容に準ずる。

【0088】(作用) 本発明に関わるピスマス層状化合物強誘電体の中でもチタン酸ニオブ酸ストロンチウムピスマス: $SrBi_2(Ta_{1-x}Nb_x)_2O_9$ ($0 \leq x \leq 1$) は特に分極反転疲労特性に優れ10¹²回以上の分極反転を繰返ししても反転電荷量の劣化がなく、記録情報の書き込み、読み出し、消去に伴う非常に多くの回数に及ぶ分極反転を必要とする半導体メモリデバイス用途に最も適している。タンタル及びニオブは互いに価数が等しく原子半径もほとんど同じであり結晶格子内で任意に置換しあうことが可能であり、Ta/Nb比を選ぶことによって残留分極量及び分極反転の閾値である抗電界を制御することができる。従って自由度の高いデバイス設計が可能になる。

【0089】(効果) 分極反転疲労特性が特に優れた $SrBi_2(Ta_{1-x}Nb_x)_2O_9$ 薄膜の絶縁耐圧性を向上させて半導体メモリ用途に最適な強誘電体薄膜キャパシタとして提供できる。

15. (実施例1~4に対応)

前記急速昇温加熱の処理温度が800℃以上であることを特徴とする前記第14項記載の強誘電体薄膜キャパシ

【0082】(効果) 本発明に従い目的の薄膜を組成変化をつけて多層化して形成することにより薄膜表面近傍の組成欠陥を補正し、従来の欠点である鉛、ピスマスなどの蒸発欠乏に起因する量論組成比からの組成ずれによる分極性能の低下、過剰ピスマスまたは鉛の膜内残留による抗電界減少、同組成の不均質化による膜質低下と電氣的短絡の発生を防止が可能となる。さらに各層に異なる特性を有し強誘電体薄膜組成組成を配したりして、機能特性の改善を行うこともできる。

13. (実施例1~4に対応)

前記強誘電体薄膜が一般式(1)で表現されるピスマス層状化合物であることを特徴とする前記第1~12項記載の強誘電体薄膜キャパシタの製造方法。

【0083】

に対する耐久性が高い。

【0086】(効果) 本発明の成膜プロセスをもってピスマス層状化合物を成膜することによって、分極反転疲労特性に優れ、かつ高絶縁耐圧性の強誘電体薄膜キャパシタを提供できる。

14. (実施例1~4に対応)

前記ピスマス層状化合物が一般式(1')で表現されるタンタル酸ニオブ酸ストロンチウムピスマスであることを特徴とする前記第13項記載の強誘電体薄膜キャパシタの製造方法。

【0087】

タの製造方法。

【0090】(構成) 前記内容に準ずる。

(作用) $SrBi_2Ta_2O_9$ 薄膜の結晶化温度は800℃近傍にあり、これ以上の温度で急速昇温加熱焼成を行うことによって容易に当該材料の原強誘電体薄膜を形成することができる。

【0091】(効果) 800℃以上で本発明の急速昇温加熱処理を行うことによって、絶縁耐圧性に優れた $SrBi_2Ta_2O_9$ 薄膜を得、耐疲労性かつ高耐圧性の強誘電体薄膜キャパシタを提供できる。

16. (実施例1, 3, 4に対応)

前記焼成工程における処理温度が800℃以上であることを特徴とする前記第14及び15項記載の強誘電体薄膜キャパシタの製造方法。

【0092】(構成) 前記内容に準ずる。

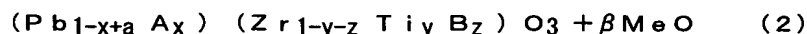
(作用) $SrBi_2Ta_2O_9$ 薄膜の結晶化温度は800℃近傍にあり、これ以上の温度で焼成を行うことによって、容易に均一な粒径分布と高い膜密度を有した材料の強誘電性薄膜を形成することができる。

【0093】(効果) 800℃以上で本発明の焼成処理を行うことによって、絶縁耐圧性に優れた $SrBi_2Ta_2O_9$ 薄膜を得、耐疲労性かつ高耐圧性の強誘電体薄

膜キャパシタを提供できる。

17. (実施例5に対応)

前記強誘電体薄膜が一般式(2)で表現されるPZTも



$$a=0\sim 0.2$$

A=Ca, Sr, Ba, Th, La, Y, Sm, Dy, Ce, Bi, Sbのうちから選ばれる1つもしくは複数元素からなる任意比率による組み合わせ。

$$【0095】 x=0\sim 0.3$$

$$y=0\sim 0.9$$

B=Hf, Sn, Nb, Ta, W, Moのうちから選ばれる1つもしくは複数元素からなる任意比率による組み合わせ。

$$【0096】 z=0\sim 0.3$$

$$\beta=0\sim 0.05$$

Me=La, Y, Sm, Dy, Ce, Bi, Sb, Nb, Ta, W, Mo, Cr, Co, Ni, Fe, Cu, Si, Ge, U, Scのうちから選ばれる1つもしくは複数元素からなる任意比率による組み合わせ。

【0097】 (構成) 前記内容に準ずる。

(作用) 本発明に関わるPZT系強誘電体は大きな分極性能を有し、キャパシタ面積を小さくしても大きな電流を取り出すことができ、メモリ用途などにおいて記憶容量の高密度化、セル面積の小型化に有利である。

【0098】 (効果) 本発明の成膜プロセスをもって鉛含有複合酸化物強誘電体薄膜を成膜することによって、分極反転疲労特性に優れ、かつ高絶縁耐圧性の強誘電体薄膜キャパシタを提供できる。

18. (実施例5に対応)

前記急速昇温加熱の処理温度が700℃以上であることを特徴とする前記第17項記載の強誘電体薄膜キャパシタの製造方法。

【0099】 (構成) 前記内容に準ずる。

(作用) 上記PZT薄膜の結晶化温度は700℃近傍にあり、これ以上の温度で急速昇温加熱仮焼処理を行うことによって容易に当該材料の原強誘電体薄膜を形成することができる。

しくはその変性体であることを特徴とする前記第1～12項記載の強誘電体薄膜キャパシタの製造方法。

【0094】

【0100】 (効果) 700℃以上で本発明の急速昇温加熱処理を行うことによって絶縁耐圧性に優れたPZT薄膜を得、耐疲労性かつ高耐圧性の強誘電体薄膜キャパシタを提供できる。

19. (実施例5に対応)

前記焼成工程における処理温度が700℃以上であることを特徴とする前記第17及び18項記載の強誘電体薄膜キャパシタの製造方法。

【0101】 (構成) 前記内容に準ずる。

(作用) PZT薄膜の結晶化温度は700℃近傍にあり、これ以上の温度で焼成を行うことによって容易に均一な粒径分布と高い膜密度を有した当該材料の強誘電性薄膜を形成することができる。

【0102】 (効果) 700℃以上で本発明の焼成処理を行うことによって絶縁耐圧性に優れたPZT薄膜を得、耐疲労性かつ耐耐圧性の強誘電体薄膜キャパシタを提供できる。

【0103】

【発明の効果】 以上詳述した如く本発明によれば、従来プロセスによる鉛含有複合酸化物強誘電体及びピスマス層状化合物の薄膜の絶縁耐圧特性を改善し、実際のデバイスに応用が可能な当該化合物の薄膜を形成可能な強誘電体薄膜キャパシタの製造方法を提供できる。

【図面の簡単な説明】

【図1】 比較例1及び実施例1～4のヒステリシスカーブを比較して示す説明図。

【図2】 比較例1に係るI-V特性図。

【図3】 実施例1に係るI-V特性図。

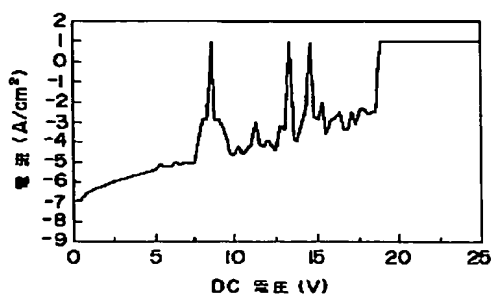
【図4】 実施例2に係るI-V特性図。

【図5】 実施例3に係るI-V特性図。

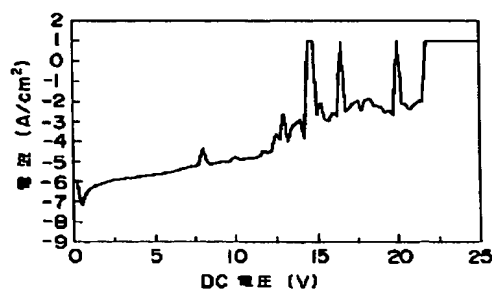
【図6】 実施例4に係るI-V特性図。

【図7】 比較例2及び実施例5のI-V特性図。

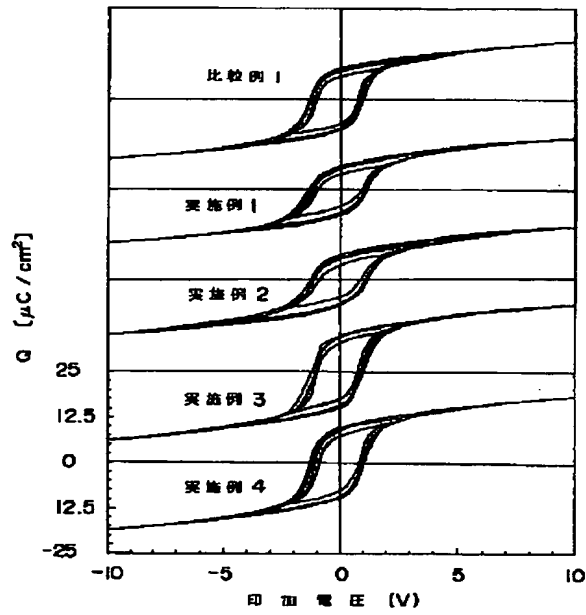
【図2】



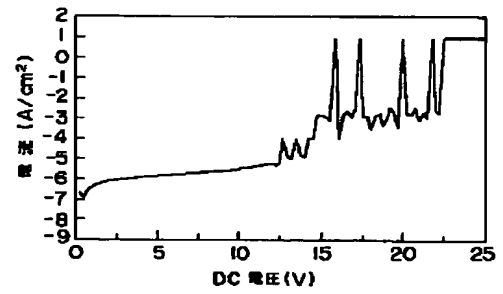
【図3】



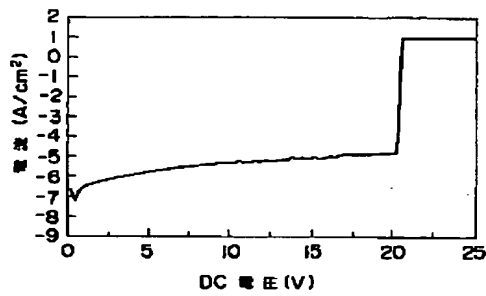
【図1】



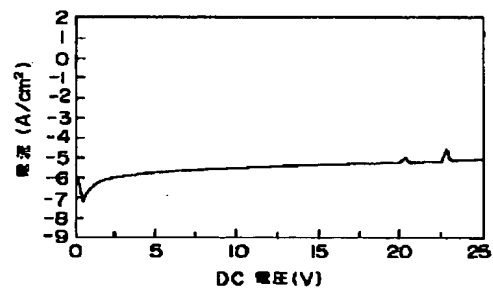
【図4】



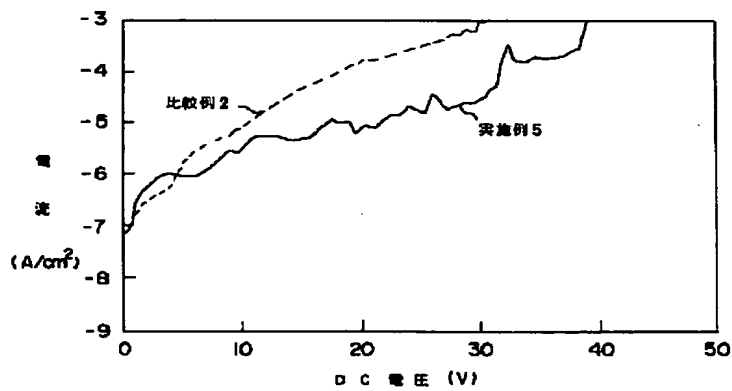
【図5】



【図6】



【図7】



フロントページの続き

(72)発明者 渡辺 均
東京都渋谷区幡ヶ谷 2 丁目 43 番 2 号 オリ
ンパス光学工業株式会社内
(72)発明者 由森 博之
東京都渋谷区幡ヶ谷 2 丁目 43 番 2 号 オリ
ンパス光学工業株式会社内

(72)発明者 三原 孝士
東京都渋谷区幡ヶ谷 2 丁目 43 番 2 号 オリ
ンパス光学工業株式会社内
(72)発明者 高橋 武博
東京都渋谷区幡ヶ谷 2 丁目 43 番 2 号 オリ
ンパス光学工業株式会社内
(72)発明者 田所 かおる
東京都渋谷区幡ヶ谷 2 丁目 43 番 2 号 オリ
ンパス光学工業株式会社内